

SEMICONDUCTOR DEVICE

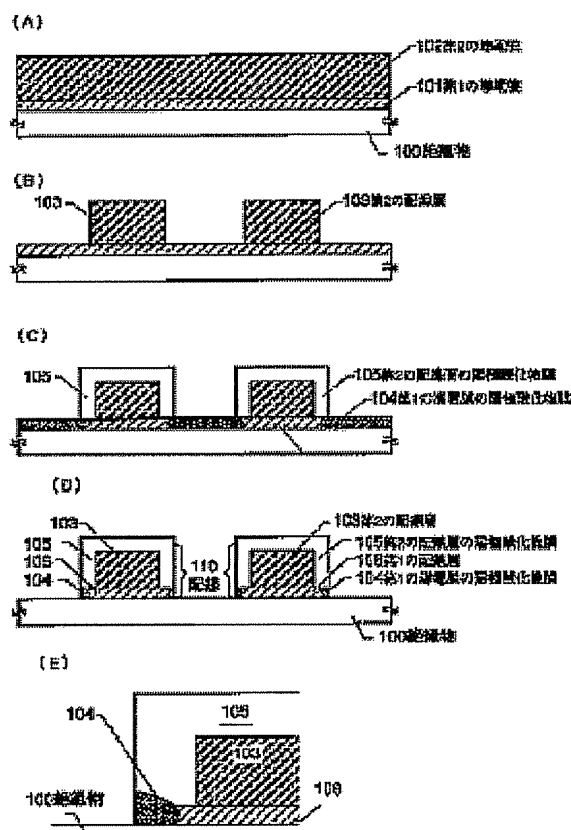
Patent number: JP11330076
Publication date: 1999-11-30
Inventor: ADACHI HIROKI; YAMAZAKI SHUNPEI; OTANI HISASHI; NAKAJIMA SETSUO
Applicant: SEMICONDUCTOR ENERGY LAB
Classification:
- international: *H01L21/3205; H01L21/768; H01L23/52; H01L23/522; H01L29/786; H01L21/02; H01L21/70; H01L23/52; H01L29/66; (IPC1-7): H01L21/3205; H01L21/768; H01L29/786*
- european:
Application number: JP19980156699 19980520
Priority number(s): JP19980156699 19980520

Report a data error here

Abstract of JP11330076

PROBLEM TO BE SOLVED: To anodic oxidation in a wiring, without forming a voltage supply wiring for anode oxidization.

SOLUTION: Second wiring layers 103 formed of aluminum are separated at every wiring and are formed. They are electrically shorted by a conductive film 101 formed of tantalum nitride. The anode of the second wiring layer 103 are oxidized by applying voltage to the first conductive film 101, and anode oxide films (alumina films) 105 of the wiring layers 103 are formed on the surface. Anode oxides 104 are etched with the anode oxides 105 as masks, and first wiring layers 106 are formed. Then, wirings 101, in which the wiring layers 103 and 106 are stacked, are completed.



Data supplied from the *esp@cenet* database - Worldwide

Family list**1** family member for: **JP11330076**

Derived from 1 application

1 SEMICONDUCTOR DEVICE**Inventor:** ADACHI HIROKI; YAMAZAKI SHUNPEI;**Applicant:** SEMICONDUCTOR ENERGY LAB

(+2)

EC:**IPC:** H01L21/3205; H01L21/768; H01L23/52

(+9)

Publication info: **JP11330076 A** - 1999-11-30Data supplied from the *esp@cenet* database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-330076

(43) 公開日 平成11年(1999)11月30日

(51) Int. Cl.⁶ 識別記号

H01L 21/3205
21/768
29/786

F I

H01L 21/88 M
21/90 J
29/78 612 C
626 Z

審査請求 未請求 請求項の数26 F D (全24頁)

(21) 出願番号 特願平10-156699

(22) 出願日 平成10年(1998)5月20日

(71) 出願人 000153878

株式会社半導体エネルギー研究所
神奈川県厚木市長谷398番地

(72) 発明者 安達 広樹

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72) 発明者 山崎 舜平

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72) 発明者 大谷 久

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

最終頁に続く

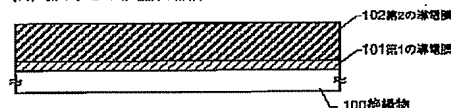
(54) 【発明の名称】 半導体装置

(57) 【要約】

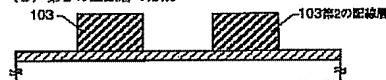
【課題】 陽極酸化用の電圧供給配線を形成せずに配線を陽極酸化する。

【解決手段】 アルミニウムでなる第2の配線層103は配線ごとに分離されて形成され、窒化タンタルでなる導電膜101によって電氣的にショートされている。第1の導電膜101に電圧を印加することによって、前記第2の配線層103を陽極酸化して、その表面に配線層103の陽極酸化物膜(アルミナ膜)105を形成する。陽極酸化物105をマスクにして、陽極酸化物104をエッチングして第1の配線層106を形成し、配線層103と106が積層した配線110が完成する。

(A) 第1、2の導電膜の形成



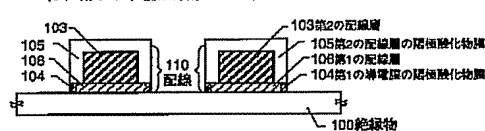
(B) 第2の配線層の形成



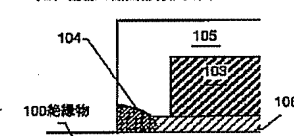
(C) 第1の導電膜、第2の配線層の陽極酸化



(D) 第1の導電膜の陽極酸化物除去



(E) 配線の断面部分拡大図



【特許請求の範囲】

【請求項 1】第 1 の導電膜でなる第 1 の配線層上に、第 2 の導電膜でなる第 2 の配線層を積層した積層構造を有する配線を備えた半導体装置であって、前記第 1 の導電膜は少なくとも窒化タンタル層を含み、前記配線は、前記第 1 の配線層の側面に接して形成された前記第 1 の導電膜の酸化物膜と、

前記第 2 の配線層の側面に接して形成された前記第 2 の導電膜の酸化物膜と、を有することを特徴とする半導体装置。

【請求項 2】第 1 の導電膜でなる第 1 の配線層上に、第 2 の導電膜でなる第 2 の配線層を積層した積層構造を有する配線を備えた半導体装置であって、前記第 1 の導電膜は少なくとも窒化タンタル層を含み、前記配線は、第 1 の配線層を酸化して形成された前記第 1 の酸化物膜と、

第 2 の配線層を酸化して形成された前記第 2 の酸化物膜と、を有し、

前記第 2 の配線層のは、前記第 1 の配線層のみに接し、前記第 2 の酸化物膜の下部は、前記第 1 の配線層及び前記第 1 の酸化物膜とに接し、ていることを特徴とする半導体装置。

【請求項 3】第 1 の導電膜でなる第 1 の配線層上に、第 2 の導電膜でなる第 2 の配線層を積層した積層構造を有する配線を備えた半導体装置であって、前記第 1 の導電膜は少なくとも窒化タンタル層を含み、前記配線は、第 1 の配線層を酸化して形成された前記第 1 の酸化物膜と、

第 2 の配線層を酸化して形成された前記第 2 の酸化物膜と、を有し、

前記第 2 の配線層と前記第 2 の酸化物膜との界面は、前記第 1 の配線層と前記第 1 の酸化物膜との界面よりも内側にあることを特徴とする半導体装置。

【請求項 4】請求項 2 又は 3 において、前記第 1 の酸化物膜において、前記第 2 の酸化物膜の下部に存在する部分は外側に向って膜厚が徐々に増加していることを特徴とする半導体装置。

【請求項 5】請求項 2 乃至 4 のいずれか 1 つにおいて、前記第 1 の酸化物膜は、前記第 2 の酸化物膜の側面よりも外側に延びていることを特徴とする半導体装置。

【請求項 6】請求項 2 乃至 4 のいずれか 1 つにおいて、前記第 1 の酸化物膜は、前記第 2 の酸化物膜の側面よりも外側に延びており、

前記第 1 の酸化物膜の厚さは、前記第 2 の酸化物膜の下部と、前記第 2 の酸化物膜の側面よりも外側とで異なることを特徴とする半導体装置。

【請求項 7】請求項 2 乃至 4 のいずれか 1 つにおいて、前記第 1 の酸化物膜は、前記第 2 の酸化物膜の側面よりも外側に延びており、

前記第 1 の酸化物膜は、前記第 2 の酸化物膜の側面より

も外側で、膜厚が最大になる部分を有することを特徴とする半導体装置。

【請求項 8】請求項 7 において、前記第 1 の酸化物膜は、前記膜厚が最大になる部分よりも外側に、膜厚がほぼ均一になる領域を有することを特徴とする半導体装置。

【請求項 9】請求項 2 又は 3 において、前記第 1 の酸化物膜は、前記第 2 の酸化物膜の側面よりも外側に延びており、

10 前記配線は、少なくとも 1 つの絶縁ゲート型トランジスタの活性層と重なっており、

1 つの活性層上において、前記第 1 の酸化物膜は、前記第 2 の酸化物膜の側面よりも外側に膜厚が最大になる部分を有することを特徴とする半導体装置。

【請求項 10】請求項 2 乃至 4 のいずれか 1 つにおいて、

前記第 1 の酸化物膜は、前記第 2 の酸化物膜の側面よりも外側に延びており、

20 前記配線は、少なくとも 1 つの絶縁ゲート型トランジスタの活性層と重なっており、

1 つの活性層上において、前記第 1 の酸化物膜は、前記第 2 の酸化物膜の側面よりも外側に膜厚が最大になる部分を有し、前記膜厚が最大になる部分よりも外側に膜厚がほぼ均一になる領域を有することを特徴とする半導体装置。

【請求項 11】請求項 6 乃至 9 のいずれか 1 つにおいて、

前記膜厚が最大になる部分の膜厚は、前記第 1 の配線層の膜厚の 2 ～ 4 倍であることを特徴とする半導体装置。

30 【請求項 12】請求項 7 乃至 11 のいずれか 1 つにおいて、

前記膜厚がほぼ均一になる領域の膜厚は、前記第 1 の配線層の膜厚の 2 ～ 4 倍であることを特徴とする半導体装置。

【請求項 13】請求項 2 乃至 12 のいずれか 1 つにおいて、

前記配線は、島状絶縁膜上に形成され、

前記第 1 の酸化物膜の側面は前記島状絶縁膜の側面にほぼ一致することを特徴とする半導体装置。

40 【請求項 14】第 1 の導電膜でなる第 1 の配線層上に、第 2 の導電膜でなる第 2 の配線層を積層した積層構造を有するゲート配線を有する絶縁ゲート型トランジスタを複数有する半導体装置であって、前記第 1 の導電膜は少なくとも窒化タンタル層を含み、前記ゲート配線は、第 1 の配線層を酸化して形成された前記第 1 の酸化物膜と、

第 2 の配線層を酸化して形成された前記第 2 の酸化物膜と、を有し、

50 前記第 1 の酸化物膜は前記第 2 の酸化物膜の側面よりも外側に延びており、

前記第 2 の配線層と前記第 2 の酸化物膜との界面は、前記第 1 の配線層と前記第 2 の酸化物膜との界面よりも内側にあることを特徴とする半導体装置。

【請求項 1 5】請求項 1 4 において、前記トランジスタの 1 つの活性層において、ゲート絶縁膜を介して前記活性層の上部に前記第 1 の酸化物膜だけが存在する領域には低濃度不純物領域が形成されていることを特徴とする半導体装置。

【請求項 1 6】請求項 1 4 において、前記ゲート配線は、少なくとも前記トランジスタの活性層の 1 つと重なり、当該活性層に対して、そのチャネル幅方向に前記第 1 の酸化物膜は前記第 2 の酸化物膜よりも外側に延びていることを特徴とする半導体装置。

【請求項 1 7】第 1 の導電膜でなる第 1 の配線層上に、第 2 の導電膜でなる第 2 の配線層を積層した積層構造を有する第 1 の配線と、絶縁膜を挟んで前記第 1 の配線よりも上層に形成された第 2 の配線と、前記第 1 の配線と前記第 2 の配線とを電気的に接続するためのコンタクトホールと、からなるコンタクト構造を構成に含む半導体装置であって、前記第 1 の導電膜は少なくとも窒化タンタル層を含み、前記第 1 の配線は、第 1 の配線層を酸化して形成された前記第 1 の酸化物膜と、第 2 の配線層を酸化して形成された前記第 2 の酸化物膜と、を有し、前記コンタクトホールは前記第 2 の配線層を貫通して形成され、前記第 2 の配線は、前記コンタクトホールにおいて前記第 1 の導電膜と接していることを特徴とする半導体装置。

【請求項 1 8】請求項 2 乃至 1 7 のいずれか 1 つにおいて、前記第 1 の酸化物膜は前記第 1 の導電膜を陽極酸化することにより形成され、

前記第 2 の酸化物膜は前記第 2 の導電膜を陽極酸化することにより形成され、たことを特徴とする半導体装置。

【請求項 1 9】請求項 2 乃至 1 8 のいずれか 1 つにおいて、

前記第 1 の導電膜と前記第 2 の導電膜は、陽極酸化速度が異なることを特徴とする半導体装置。

【請求項 2 0】請求項 1 9 において、前記第 1 の酸化物膜と前記第 2 の酸化物膜は、同じ陽極酸化工程で形成されたことを特徴とする半導体装置。

【請求項 2 1】請求項 2 乃至 2 0 のいずれか 1 つにおいて、前記第 1 の導電膜の膜厚は 1 ~ 5 0 nm であることを特徴とする半導体装置。

【請求項 2 2】請求項 2 乃至 2 1 のいずれか 1 つにおいて、

前記第 2 の導電膜は、アルミニウムまたはアルミニウム

を主成分とする材料であることを特徴とする半導体装置。

【請求項 2 3】請求項 2 乃至 2 2 のいずれか 1 つにおいて、

前記窒化タンタル層は、窒素を含有するタンタル層であることを特徴とする半導体装置。

【請求項 2 4】請求項 2 乃至請求項 2 3 のいずれか 1 つにおいて、

前記窒化タンタル層の組成は、 $Ta_yN_{(y>1)}$ であることを特徴とする半導体装置。

【請求項 2 5】請求項 2 乃至請求項 2 4 のいずれか 1 つに記載の半導体装置は、表示装置、イメージセンサ、演算集積回路、高周波モジュールのいずれかであることを特徴とする半導体装置。

【請求項 2 6】請求項 2 5 において、前記半導体装置は、前記表示装置を備えた、ビデオカメラ、スチルカメラ、プロジェクター、プロジェクション TV、ヘッドマウントディスプレイ、カーナビゲーション、パーソナルコンピュータ、携帯情報端末機器のいずれかであることを特徴とする半導体装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】本発明は、アルミニウム材料で形成された配線を有する絶縁ゲート型トランジスタ等の半導体装置の構造及びその作製方法に関する。本発明の半導体装置は、薄膜トランジスタや MOS トランジスタなどの素子だけでなく、これら絶縁ゲート型トランジスタで構成された半導体回路を有する表示装置やイメージセンサ等の電子機器をも含むものである。

【0 0 0 2】

【従来の技術】近年、絶縁性を有する基板上に形成された薄膜トランジスタ（以下、TF T と略記する）により画素マトリクス回路及び駆動回路を構成したアクティブマトリクス型液晶ディスプレイが注目を浴びている。液晶ディスプレイは 0. 5 ~ 2 インチ程度のプロジェクター向けのものや、1 0 ~ 2 0 インチ程度のノートパソコン向けのものまであり、主に小型から中型までの表示ディスプレイとして利用されている。

【0 0 0 3】近年、液晶ディスプレイの大面积化が求められているが、大面积化すると画像表示部となる画素マトリクス回路の面積も大きくなり、これに伴ってマトリクス状に配列されたソース配線及びゲート配線等が長くなるため、配線抵抗が増大する。更に微細化の要求のために配線を細くする必要があり、配線抵抗の増大がより顕在化される。液晶ディスプレイでは、ソース配線及びゲート配線には、画素ごとに TF T が接続されており、画素数の増大に伴って寄生容量の増大も問題となる。更にパネルの大面积化に伴ってゲート信号の遅延が顕在化してくる。

【0 0 0 4】この問題点を解消するため、ゲート配線と

して比抵抗の低いアルミニウムを主成分とする材料が用いられている。アルミニウムを主成分とする材料でゲート配線、ゲート電極を形成することで、ゲート遅延時間を低くすることができ、高速動作させることができる。

【0005】また、従来、薄膜トランジスタをオフセット構造またはLDD (Light doped drain) 構造とすることによって、オフ電流を小さくすることが試みられている。特許第2759415号公報において、本出願人はLDD構造の薄膜トランジスタを得る技術を開示している。上記特許掲載公報において、ゲート電極材料にアルミニウムを用い、ゲート電極を陽極酸化することによって、半導体層に自己整合的にLDD構造を形成する方法が記載されている。図22を用いて、この方法を説明する。

【0006】ガラス基板10に、酸化シリコン膜等の下地膜11が形成されている。下地膜11上には多結晶シリコン膜からなる活性層13を形成し、活性層13上にゲート絶縁膜14を形成する。次に、アルミニウム膜を形成しフォトリソマスク16を用いてパターンニングして、アルミニウムでなるゲート電極15を形成する。(図22(A))

【0007】ゲート電極15を陽極にして、電解溶液中でパターンを陽極酸化して、ポーラス(多孔質)アルミナ膜17を形成する。この状態では、マスク16によってゲート電極15の表面は遮られているため、ゲート電極15の側面だけにアルミナ膜17が形成される。(図22(B))

【0008】フォトリソマスク16を除去した後、ゲート電極19を再び陽極酸化して、無孔質アルミナ膜18を形成する。(図22(C))

【0009】次にアルミナ膜17、18をマスクにして、ゲート絶縁膜14'をパターンニングする。(図22(D))

【0010】そして、多孔質アルミナ膜17を除去した後、プラズマドーピング法によって、n型又はp型の導電型を付与する不純物を活性層13にドーピングする。ドーピングは2回に分けて実施する。1回目はゲート絶縁膜14'がマスクとして機能するように低加速度とし、ドーピング量は大きくする。2回目はゲート絶縁膜14'を不純物が通過するように、高加速度とする。他方、ドーピング量は小さくする。この結果、活性層13には、チャンネル形成領域20、ソース領域21、ドレイン領域22、低濃度不純物領域23、24が自己整合的に形成される。ドレイン領域22側の低濃度不純物領域24がLDD領域である。

【0011】しかしながら、陽極酸化処理を行うためには、陽極酸化する電極・配線を陽極酸化用の電圧供給配線に全て接続する必要がある。例えば上記特許掲載公報の技術をアクティブマトリクス型液晶パネルに応用した場合には、アクティブマトリクス回路や、ドライバ回路

を構成する薄膜トランジスタのゲート電極・配線を電圧供給配線に接続する必要がある。接続するためには、基板に電圧供給配線を形成することとなる。そのため余分なスペースが必要となる。

【0012】各ゲート電極・配線は電圧供給線によってショートされている構造となっている。陽極酸化処理後は電圧供給線や、この供給線との不要な接続部をエッチングによって除去して、各ゲート配線・電極を電気的に分離する。よって、エッチングのプロセスマージンをも考慮して、回路配置を設計しなくてはならない。

【0013】陽極酸化処理を用いてトランジスタを作製するには、電圧供給線を形成するスペースと、エッチングマージンが必要となり、回路の高集積化、基板面積の縮小化の障害となっている。また、配線としてアルミニウム材料使用したTF Tでは、アルミニウム配線を形成した以降のプロセス温度が300~450℃であっても、TF Tの動作不良が確認された。この動作不良の要因は様々に考えられる。特に、トップゲート型TF Tの動作不良の多くは、ゲート電極で生ずるヒロック、ウィスカー等の突起物がゲート絶縁膜を突き抜けてチャンネル形成領域へ到達したり、アルミニウム原子がゲート絶縁膜中に拡散したりしたことによって生じたゲート電極とチャンネル間のショート(短絡)によるものである。

【0014】

【発明が解決しようとする課題】上述したように、配線抵抗の点から、配線にアルミニウム材料を用いることが望まれるが、アルミニウム材料を用いると、種々の問題が生じてしまう。第1に、陽極酸化技術を利用することによって、LDD構造の薄膜トランジスタを自己整合的に作製することができる。しかしながら陽極酸化用の電圧供給配線を形成する必要があるため、回路の高集積化、基板面積の縮小化が阻まれている。

【0015】また、アルミニウム原子の拡散やヒロックの発生によって、ゲート配線とチャンネルとがショートしてしまい、TF Tの動作不良が生じていた。

【0016】本発明は、上記の問題点を一挙に解決した新規な配線構造を有する半導体装置に関するものである。本発明では、陽極酸化用の電圧供給配線を形成せずに、配線を陽極酸化する技術を提供する。

【0017】

【課題を解決するための手段】上述した問題点を解消するために、本発明の半導体装置は第1の導電膜でなる第1の配線層上に、第2の導電膜でなる第2の配線層を積層した積層構造を有する配線を備えた半導体装置であって、前記配線は、前記第1の配線層を酸化して形成された前記第1の酸化物膜と、前記第2の配線層を酸化して形成された前記第2の酸化物膜とを有し、前記第2の配線層の下部は、前記第1の配線層のみに接し、前記第2の酸化物膜の下部は、前記第1の配線層及び前記第1の酸化物膜に接していることを特徴とする。

【0018】本発明は、配線を多層構造とすることで、第1の配線層によって第2の配線層を構成する材料が拡散することを防止することにある。更に、本発明は、陽極酸化用の電圧供給配線を形成せずに、第1及び第2の配線層を陽極酸化することにある。即ち第1の配線層を構成する第1の導電膜を陽極酸化用の配線とすることによって、第2の配線層を陽極酸化することを可能にした。

【0019】〔本発明に至る過程〕 以下に、図19～図21を用いて、本発明に至る過程を説明する。本発明者は、タンタル膜を電極にして、タンタル膜上にアイランド状にパターニングした複数のアルミニウムパターンが陽極酸化できるか否かを確認した。図19は実験手順ごとのアルミニウムパターンの断面図である。図20は図19の断面構造の部分拡大図である。図21は図20の断面構造を観察したSEM写真である。

【0020】《実験手順》 コーニングス社製1737ガラス基板（5インチ平方）40上に、スパッタ法にて、厚さ20nmのタンタル（Ta）膜41、厚さ400nmのアルミニウム（Al）膜42を積層した。そして、アルミニウム膜42に陽極酸化装置のプローブを接続して、アルミニウム膜表面を陽極酸化して、バリア型の陽極酸化物（Anodic Oxide）膜49を形成した。またバリア型陽極酸化物膜（以下バリアA.O.膜と表記する）はアルミナである。（図19（A））

【0021】陽極酸化条件は、電解溶液に3%の酒石酸を含むエチレングリコール溶液を用い、溶液温度30℃、到達電圧10V、電圧印可時間15分、供給電流10mA/1基板とした。この陽極酸化工程はレジストマスク50の密着性を向上するためである。この陽極酸化工程を、バリアA.O.膜49がAl膜42表面に形成されることから、マスク陽極酸化工程特開昭呼ぶこととする。

【0022】次に、レジストマスク50を形成して、A.O.膜49及びAl膜をエッチングし、Al膜でなるゲート配線のパターン43（以下、ゲートAl43と表記する）を複数形成した。なお、ゲートAl43は配線ごとに分離されて形成され、図19ではゲートAl43は2つだけ図示した。

【0023】バリアA.O.膜49のエッチャントは、リン酸：硝酸：酢酸：水＝85：5：5：5の割合で混合した溶液10リットルに対して、クロム酸溶液550グラム（クロム酸300グラム、水250グラム）を混合した酸を用いた。ここでは、このエッチャントをクロム混酸と呼ぶこととする。Al膜42のエッチャントにはリン酸、酢酸、硝酸、水を体積%で85：5：5：5の比で混合した酸（以下、この酸をアルミ混酸と呼ぶこととする）を用いた。（図19（B））

【0024】次に、レジストマスク50を残したまま、陽極酸化装置においてTa膜41に電圧を印可し、陽極酸化を行った。条件は、電解溶液に3%シュウ酸水溶液

を用い、到達電圧8V、電圧印可時間40分、供給電流20mA/1基板とした。従来の陽極酸化方法ではこの陽極酸化条件では、通常アルミニウムパターン43の側面にポーラス型の陽極酸化物（ポーラスA.O.）膜44が形成される。そこで、この陽極酸化工程をサイド陽極酸化工程と呼ぶことにする。（図19（C））

【0025】次に、レジストマスク50を除去した後、再び陽極酸化装置においてTa膜41に電圧を印可し、陽極酸化を行った。条件は、電解溶液に電解溶液に3%の酒石酸を含むエチレングリコール溶液を用い、電解溶液温度10℃、到達電圧80V、電圧印可時間30分、供給電流30mA/1基板とした。従来方法では、この陽極酸化条件では、ポーラスA.O.膜44を酒石酸が浸透して、ゲートAl43表面が陽極酸化されて、バリア型の陽極酸化物（バリアA.O.）膜46が形成される。このことから、この陽極酸化工程をバリア陽極酸化工程と呼ぶことにする。バリアA.O.膜46は無孔質のアルミナである。（図19（D））

【0026】次に、上述したアルミ混酸によるウエットエッチングによって、ポーラスA.O.膜44を除去した。（図19（E））

【0027】《実験結果と考察》 Ta膜41が陽極酸化用の電圧供給配線として機能するかを確認するため、工程ごとにTa膜41のシート抵抗を測定した。また、図19（C）～（D）の各工程後に、SEMにより断面構造を観察した。図21にそのSEM写真を示す。また図20に図21のSEM観察写真を模式的に示し、図21（A）～（C）は図20（A）～（C）に対応する。また図20、図21において、図19と同一の名称、同一の符号は図19の構成要素に対応する。

【0028】Ta膜41のシート抵抗は初期状態（マスク陽極酸化前）では100.1Ω/□cmであった。サイド陽極酸化工程終了後は205.1Ω/□cmであり、バリア陽極酸化工程終了後のシート抵抗は測定装置の測定レンジの以上となった。装置の測定可能な最大値は5000kΩ/□cmあるので、バリア陽極酸化工程終了後のシート抵抗は少なくとも5000kΩ/□cm以上であるとみなせる。

【0029】サイド陽極酸化工程終了後、ガラス基板40を肉眼で観察してみると、Ta膜41の透明度が初期状態よりも増していた。このこととシート抵抗値から、シュウ酸によってTa膜41が若干酸化されていると推測される。また、図21（A）のSEM写真からは、膜厚の変化がほとんどないことから、Ta膜41ほとんど酸化されていないことがわかる。さらに、Ta膜41に電圧を印加することによって、島状に分断されたゲートAl43を陽極酸化して、ポーラスA.O.（多孔質のアルミナ）膜が形成されていることもみてとれる。

【0030】同様に、バリア陽極酸化工程終了後、ガラス基板40を肉眼で観察してみると、露出していたTa膜41は殆ど透明となっていた。これは、マスク陽極酸化

10

20

30

40

50

化工程で使用する酒石酸はタンタルをも陽極酸化するためであり、この部分のT a膜4 1は陽極酸化されてタンタルオキサイド膜（以下、T a O x膜と表記する）4 5に変成されていると推測される。

【0 0 3 1】図2 1（B）のSEM観察写真によれば、ポーラスA.0.膜4 4下部及びその外側では、T a膜4 1の膜厚が3倍程度となっていることから、この部分ではT a膜4 1が陽極酸化されてT a O x膜4 5に変成されていることが分る。このことからシート抵抗値が非常に大きくなることが理解できる。なお、簡単化のため、図1 9ではT a膜4 1とT a O x膜4 5の厚さは同じにした。

【0 0 3 2】しかしながら、タンタルオキサイドは絶縁物であるため、T a O x膜4 5が配線として機能するが問題となるが、バリア陽極酸化工程で、モニタしている電流値に大きな変動は見られなかつたことから、T a膜4 1がT a O x膜4 5に変成されても、ゲートA 1 4 3に電圧が印加されていると考えられる。これはT a O x膜4 5はシート抵抗値が非常に大きい、化学量論比であるT a₂O₅（五酸化タンタル）よりも酸素の含有量が小さいため、若干の導電性（半絶縁性）を示していると推測される。この化学量論比からのずれは、T a O x膜4 5が陽極酸化によって形成されたことが大きく起因していると思われる。

【0 0 3 3】そこで、バリア陽極酸化工程によって、ゲートA 1 4 3を覆ってバリアA.0.膜4 6が形成されているか否かを、SEMにより断面構造を確認した。（図2 0（C）、図2 1（C）参照）

【0 0 3 4】図1 9（E）のエッチング工程はアルミ混酸を用いたが、アルミ混酸は多孔質アルミナ（ポーラスA.0.膜4 4）とアルミニウム双方をエッチングしてしまう、他方無孔質アルミナ（バリアA.0.膜4 6）は殆どエッチングされない。よって、バリア陽極酸化工程でバリアA.0.膜4 6が十分に形成されていないと、ゲートA 1 4 3も除去されてしまうこととなる。

【0 0 3 5】図2 1（C）に示すSEM観察写真では、アルミ混酸でエッチング処理してもゲートA 1 4 3が残存しているのが確認される。よって、マスク陽極酸化工程でアルミ混酸に耐えうるバリアA.0.膜4 6が形成されていると結論できる。本実験結果の条件では、バリアA.0.膜4 6の膜厚は100nm程度である。また、この工程ではバリアA.0.膜4 6と4 9がほとんど一体化してしまっている。

【0 0 3 6】以上の実験によって、ガラス基板4 0全面に形成したT a膜4 1によって、その上部に選択的に形成されたゲートA 1 4 3をショートさせた状態で、T a膜4 1に電圧を印可することによって、ゲートA 1 4 3を陽極酸化できることを発見した。特に、酒石酸を用いた陽極酸化用の電圧供給配線にT a膜4 1を用いても、その上部に形成されたゲートA 1 4 3を陽極酸化で

きることが分かった。

【0 0 3 7】また、図2 1（B）、（C）の写真を比較してみると、A.0.膜4 4と4 6がその上部にある領域と、これらA.0.膜4 4、4 6がない領域とでは、T a O x膜4 5の膜厚分布が異なることがわかつた。

【0 0 3 8】バリア陽極酸化工程では、T a膜4 1において、露出部分は直接に酒石酸が触れるため陽極酸化される。ポーラスA.0.膜4 4は多孔質であるため酒石酸が浸透する。よってポーラスA.0.膜4 4下部でもT a膜4 1の陽極酸化が進行し、同時にポーラスA.0.膜4 4側面でゲートA 1 4 3の陽極酸化も進行する。

【0 0 3 9】しかし、酒石酸による陽極酸化速度の違いにより、図2 0（B）に示すようにゲートA 1 4 3とA.0.膜4 6との界面は、T a膜4 1とT a O x膜4 5の内側にある。よって、バリアA.0.膜4 6の下部は、T a膜4 1とT a O x膜4 5双方に接しており、ゲートA 1 4 3の下部はT a膜4 1にのみに接することとなる。

【0 0 4 0】T a O x膜4 5とバリアA.0.膜4 6は同じ陽極酸化工程で形成されるため、T a O x膜4 5とバリアA.0.膜4 6との界面とその近傍は、T aとA 1の合金の酸化物となっていると考えられる。またT a O x膜4 5はバリアA.0.膜4 6を押上げるように形成されるため、バリアA.0.膜4 6との密着性に優れる。また、バリアA.0.膜4 6とT a膜4 1の界面端部はT a O x膜4 5によって塞がれた状態となっている。ゲートA 1 4 3からA 1が拡散するのを防ぐ効果が非常に高い。

【0 0 4 1】そしてT a O x膜4 5の膜厚については、領域6 1で示すA.0.膜4 6下部では、T a膜4 1に向けてその膜厚は徐々に薄くなっている。領域6 1からA.0.膜4 6外側に向って、膜厚は徐々に大きくなるが、ポーラスA.0.膜4 4下部において、部分6 2でその膜厚が最大になる。そして、部分6 2から外側に向って膜厚が徐々に薄くなって、領域6 3において膜厚がほぼ一定になる。

【0 0 4 2】また、T a O x膜4 5のバリアA.0.膜4 6側面から外側に延びた部分は、ポーラスA.0.膜4 4が存在していた状態で、陽極酸化して形成されたものである。そのため、この部分のT a O x膜4 5の表層はポーラスA.0.膜4 4と反応して、T aとA 1の合金の酸化化合物となっていると考えられる。

【0 0 4 3】T a O x膜4 5の膜厚についてまとめると、バリアA.0.膜4 6下部とポーラスA.0.膜4 4下部ではその膜厚値が異なる。バリアA.0.膜4 6下部ではT a膜4 1との界面から外側に向ってその膜厚は徐々に大きくなっている。また、ポーラスA.0.膜4 4下部では最大の膜厚をとる部分6 1と一定の膜厚をとる領域6 3が存在する。そして、A.0.膜4 4及び4 6がその上部にない領域は、一定の膜厚をとる領域6 3だけとなる。また、T aを酸化するとその膜厚は2～4倍程度となることから、膜厚₁₂、₁₃はT a膜4 1の2～4倍となる。

【0044】本発明の構成は以上の実験結果から得られた知見に基づくものである。本発明は、第1の導電膜上に、第2の配線層を配線ごとに電気的に分離して形成し、第1の導電膜によって複数の第2の配線層をショートさせた状態において、第1の導電膜に電圧を印可することで、第2の配線層を陽極酸化するものである。

【0045】上記構成において、上層の第2の配線層を主に電荷の通路として用いる、その膜厚を200～500nm程度とする。また第2の配線層を構成する導電膜をアルミニウム又はアルミニウムを主成分とする材料で

【0046】また第1の導電膜としてバルブ金属を用いることができる。バルブ金属とは、アノード的に生成したバリアー型陽極酸化膜がカソード電流は流すがアノード電流は通さない、即ち弁作用を示す様な金属を指す。

(電気化学便覧 第4版; 電気化学協会編, p370, 丸善, 1985)。

【0047】バルブ金属膜であってアルミニウムよりも高融点な材料にはタンタル(Ta)、ニオブ(Nb)、ハフニウム(Hf)、ジルコニウム(Zr)、チタン(Ti)、クロム(Cr)等が挙げられる。また第1の導電膜として、これらバルブ金属元素を含有する合金、例えばモリブデンタンタル(MoTa)を用いることができる。

【0048】特にタンタルはアルミニウムを主成分とする薄膜と同じ電解溶液で陽極酸化できることが確認されており、本発明に好適である。また、モリブデンタンタル(MoTa)の様なタンタル合金や、窒素を含有するタンタルである窒化タンタル(Ta_xN_y(y>1))を用いることも可能である。さらに、これら導電材料はアルミニウムよりも高融点な材料であり、アルミニウムの元素の拡散を防止するブロッキング作用が奏する。

【0049】第1の導電膜の厚さは薄いほど好ましいが、第2の配線層の構成原子の拡散を防止するブロッキング層として機能するための膜厚が必要である。第1の導電膜の厚さは1nm厚以上、好ましくは5nm厚以上とする。

【0050】また、第1の導電膜の膜厚の上限としては50nm、好ましくは30nm程度と考えている。これは第1の酸化物は第1の導電膜を酸化して形成され、その厚さは第1の導電膜の2～4倍程度となる。よって、第1の導電膜の成膜や、第1の酸化物のエッチング等のスループットを考慮すると、第1の導電膜の上限は50nm、好ましくは30nmとする。なお、第2の導電膜にアルミニウム膜を用い、その下層の第1の導電膜としてタンタル膜を用いた場合に、タンタル膜の厚さを20nm、50nmにした場合に、550℃で配線を熱処理しても、タンタル膜下層にアルミニウムが拡散していないことが確認されている。

【0051】以上から第1の導電膜の膜厚は1～50nm

(好ましくは5～30nm、さらに好ましくは5～20nm)の範囲から選択することが好ましいと考える。

【0052】

【発明の実施の形態】 図1～図4を用いて本発明の実施形態を説明する。

【0053】〔実施形態1〕 図1は本実施形態の配線の作製工程を示す断面図である。絶縁物100表面上に、バルブ金属でなる第1の導電膜101を形成する。次に、第1の導電膜101上に接して、アルミニウムを主成分とする第2の導電膜102を形成する。(図1(A))

【0054】絶縁物100としては、ガラス基板や石英基板などの絶縁性基板、これら基板上に形成された酸化珪素膜等の下地膜、あるいは、半導体装置のゲート絶縁膜や層間絶縁膜などが挙げられる。また、第2の導電膜102としては、純アルミニウムだけでなく、Si、Sc等を数重量%添加したものや、Siなどの金属とのアルミニウム合金でもよい。

【0055】次に第2の導電膜102をパターニングして、第1の導電膜101上に第2の配線層103を選択的に形成する。第2の配線層103は複数の配線(図中では2つだけ図示した)ごとに分離され、全ての第2の配線層103は第1の導電膜101によって電気的にショートされている。(図1(B))

【0056】次に、3%の酒石酸を含むエチレングリコール溶液中で第1の導電膜101に電圧を印加することによって、前記第2の配線層103を陽極酸化し、その表面に配線層103の陽極酸化物膜(バリア型アルミナ膜)105を形成する。タンタル膜のように酒石酸で陽極酸化される材料で第1の導電膜101を形成した場合には、導電膜101の露出している部分は陽極酸化物104に変成される。陽極酸化物膜104は導電膜よりも厚くなるが簡単化のために、同じ膜厚で図示してある。

(図1(C))

【0057】次に、陽極酸化物膜105をマスクにして、陽極酸化物104をエッチングして、第1の配線層106を形成し、配線110が完成する。(図1(D))

【0058】なお、第1の配線層106は、陽極酸化されずに残存した第1の導電膜101にほぼ対応するため、図1(C)の陽極酸化工程で、第1の配線層106が画定されたとみなすこともできる。

【0059】図21に示したように、第2の導電膜102は陽極酸化速度が第1の導電膜101よりも速いため、第2の配線層103と陽極酸化物膜105との界面は、第1の配線層106と陽極酸化物104の界面よりも内側にある。従って陽極酸化物103の下部は、第1の配線層106と陽極酸化物104双方に接しており、第2の配線層の下部は第1の配線層にのみに接することとなる。また、酸化物104の膜厚は外側に向って徐々

に厚くなっている。

【0060】本実施形態では、第1の導電膜によって第2の配線層102全てをショートしたため、陽極酸化用の電圧供給線が不要になる。従って、陽極酸化工程後、エッチングによって電圧供給線から第2の配線層103を配線ごとに分断する工程が不要になる。よって、配線110の端部111の側面には、図2(C)に示すように陽極酸化膜105及び104が存在するため、配線110の耐熱性が損われない。なお、111で示す端部以外であっても、配線110の側面は端部111と同じである。

【0061】他方、図2(B)に示すように、従来のアルミナ(陽極酸化物)層55で被覆されるアルミニウム配線50は陽極酸化用の電圧供給配線51に接続する必要がある。よって、陽極酸化工程後は、配線50を配線51から分断する必要があった。分断部分53の側面構造は図2(D)に示すように、アルミニウム層54が露出される。この点で、本発明と従来の陽極酸化工程は区別できる。アルミニウム層54が露出されてしまうと、配線50の耐熱性が低下することになる。

【0062】〔実施形態2〕 図3は本実施形態の配線の作製工程を示す断面図である。本実施形態では、第1の酸化物が第2の酸化物側面よりも外側に延びるようにし、かつ配線を配線ごとに島状に分断された絶縁膜上に形成したものである。他の構成は実施形態1と同様である。

【0063】先ず、ガラス基板140上に、酸化珪素や窒化珪素等の絶縁膜148を形成する。絶縁膜148上に第1の導電膜としてTa膜141を形成する。次に、第1の導電膜141上に接して、第2の導電膜としAl膜142を形成する。3%の酒石酸を含むエチレングリコール溶液中で第1の導電膜141に電圧を印加することによって、Al膜142を陽極酸化して、その表面にバリア型の陽極酸化物(バリアA.O.)膜149を形成する。(図3(A))

【0064】陽極条件は、電解溶液に電解溶液に3%の酒石酸を含むエチレングリコール溶液を用い、電解溶液温度30℃、到達電圧10V、電圧印可時間15分、供給電流10mA/1基板とした。この陽極酸化工程はレジストマスク150の密着性を向上するためである。

【0065】次に、レジストマスク150を形成して、A.O.膜149及びAl膜142をエッチングし、配線ごとに分離されたAl膜でなる第2の配線層143を複数形成した。なお、図3では配線層143は2つだけ図示した。(図3(B))

【0066】次に、レジストマスク150を残したまま、陽極酸化装置においてTa膜141に電圧を印可し、陽極酸化を行った。条件は、電解溶液に3%シュウ酸水溶液、到達電圧8V、電圧印可時間40分、供給電流20mA/1基板とした。従来の陽極酸化方法ではこの

陽極酸化条件では、通常アルミニウムパターン43の側面にポーラス型の陽極酸化物(ポーラスA.O.)膜144が形成される。(図3(C))

【0067】次に、レジストマスク150を除去した後、再び陽極酸化装置においてTa膜141に電圧を印可し、陽極酸化を行った。ポーラスA.O.膜144を酒石酸が浸透して、第2の配線層143表面が陽極酸化されて、バリア型の陽極酸化物(バリアA.O.)膜146が形成された、Ta膜141も選択的に陽極酸化されて、タンタルオキไซด์(TaOx)膜145が形成される。バリアA.O.は無孔質のアルミナであり、バリアA.O.膜149と146は一体化される。また、陽極酸化されずに残存したTa膜141が第1の配線層147として画定する。(図3(D))

【0068】次に、A.O.膜144と146をマスクにしてエッチングして、絶縁膜148及びTaOx膜145を自己整合的に島状にパターニングした。最後に、ポーラスA.O.膜144をエッチによって除去し、配線が完成する。よって、配線は、配線ごとに島状に分離された絶縁膜148上に形成されている。(図3(E))

【0069】本実施形態の配線の断面図を図4に示す。図3と図4とで同じ符号は同じ構成要素を示す。なお、簡単化のため図3ではTa膜141とTaOx膜145の厚さは同じにした。

【0070】本実施形態では、TaOx膜145はバリアA.O.膜146側面よりも外側に延びている。図21を用いて説明したように、本実施形態でもTaOx膜145は、バリアA.O.膜146下部と、その外側部分ではその膜厚値が異なる。バリアA.O.膜146下部では第1の配線層146との界面から外側に向ってその膜厚t11は徐々に大きくなる。

【0071】またTaOx膜145とはバリアA.O.膜146は同じ陽極酸化工程で形成されるため、TaOx膜145とバリアA.O.膜146の界面とその近傍はTaとAlの合金の酸化物となっておりと考えられ、またTaOx膜145はバリアA.O.膜146を押上げるように形成され、バリアA.O.膜146とTa膜141の界面端部はTaOx膜145によって塞がれた状態となり、またバリアA.O.膜をTa膜141に押しつける状態ともなっていると考えられる。よって、第2の配線層143からAlが拡散するのを防ぐ効果が非常に高い。

【0072】また、バリアA.O.膜146と第2の配線層との界面が、第1の配線層146とTaOx膜145の界面よりも内側にあることで、配線からアルミニウムが拡散の防止効果が高い。このことは、バリアA.O.膜146と第2の配線層との界面が、第1の配線層146とTaOx膜145の界面よりも外側や、一致している場合を想定すると、理解できる。この場合では、第2の配線層の下部では、第1の配線層146とTaOx膜145の界面からアルミニウムが拡散してしまうことが危惧さ

れる。

【0073】本実施形態の構成では、第2の配線層143の下部は第1の配線層のみに接しているため、アルミニウムが拡散の防止効果が高くなる。

【0074】また、バリアA.O.膜146側面から外側に延びた部分は、ポーラスA.O.膜144下部に存在していた領域である。図20、図21で説明したように、TaOx膜145はポーラスA.O.膜144下部では最大の膜厚t2をとる部分61と、部分161よりも外側に一定の膜厚t3をとる領域63が存在する。よって、本実施形態の配線においても、TaOx膜145は、バリアA.O.膜側面から外側に延びた部分では、最大の膜厚t2をとる部分162と、部分162の外側に一定の膜厚t3をとる領域163が存在する。また、Taを酸化するとその膜厚は2~4倍程度となることから、膜厚t2、t3はTa膜141（第1の配線層146）の2~4倍となる。

【0075】また、TaOx膜145バリアA.O.膜146側面から外側に延びた部分は、ポーラスA.O.膜144が存在していた状態で、陽極酸化して形成されたものである。そのため、この部分のTaOx膜145の表層はポーラスA.O.膜144と反応して、TaとAlの合金の酸化化合物となっていると考えられる。

【0076】また、ポーラスA.O.膜144をエッチングマスクとすることによって、TaOx膜145と絶縁膜148は自己整合的にパターンニングされるため、TaOx膜145の側面と絶縁膜148の側面はほぼ一致し、同一平面をなす。

【0077】また、本実施形態でも、陽極酸化工程後に配線を分断する必要がないので、配線層143、s146の側面が露出されることがないので、配線の耐熱性を損うことがない。

【0078】

【実施例】 以下、図5~図19を用いて、本発明の実施例を詳細に説明する。

【0079】〔実施例1〕 本実施例は本発明をTFTに適用した例である。本発明の実施例について図5を用いて説明する。図5~図14はTFTの概略の上面図を示す。

【0080】図5において、201はTFTの活性層、202、203は活性層201とソース電極又はドレイン電極とのコンタクト部（ソース／ドレインコンタクト部）、204はゲート配線である。なお、ゲート配線204が活性層201と重なる部分は特にゲート電極と呼ぶこととする。また、205はゲート配線204と取り出し配線（図示せず）とのコンタクト部（ゲートコンタクト部）である。

【0081】図5をA-A'で切断した断面図を図6（A）に示す。図6（A）において、206は絶縁表面を有する基板であり、207は酸化シリコンでなる絶縁

膜であり、その上に第1の配線層であるタンタル層（Ta層）208と、第2の配線層であるアルミニウム層（Al層）209との積層構造でなるゲート配線204が設けられている。

【0082】また、図5のTFT部をB-B'で切断した断面図を図6（B）に示す。また、図7に図6（B）において領域Cの部分拡大図を示す。図6において、214、215はそれぞれ導電膜からなるソース配線、ドレイン配線であり、図6（A）に示した取り出し配線213と同一材料で、同一層に形成される。

【0083】タンタル層208はアルミニウム層209の成分物質がゲート絶縁膜207を通過して活性層201へと流出（拡散）することを防ぐブロッキング層としても機能する。このようなアルミニウムの拡散は熱処理や静電気による発熱によって、アルミニウム合金が流動性をもつことによって引き起こされる場合が考えられるが、アルミニウム膜の下地にバルブ金属膜を設けることでその様な拡散を防ぐことが可能である。

【0084】図8、図9を用いて、本実施例のTFTの作製工程を説明する。まず、絶縁表面を有する基板200として絶縁膜を表面に設けたガラス基板を用意する。他に熱酸化膜を形成したシリコン基板、石英基板、酸化シリコン膜を設けたセラミックス基板などを用いることができる。

【0085】次に、基板200上にTFTごとに、活性層201となる島状半導体層を形成する。図8では、活性層201は1つだけ示した。活性層201を酸化シリコンでなる絶縁膜207で覆う。（図8（A））

【0086】本実施例では特開平7-130652号公報記載の技術によって形成されたポリシリコン膜で活性層201を形成する。なお、ポリシリコン膜の形成方法はレーザーアニールを用いた方法など公知のあらゆる手段を用いることができる。また、SixGe1-x（0<X<1）で示されるシリコンゲルマニウム膜を用いても良い。

【0087】次に、基板200上に厚さ20nmのタンタル膜（Ta膜）231と、厚さ40nmの2wt%のスカンジウムを含有したアルミニウム膜（Al膜）232とを、スパッタ装置において積層して成膜した。そして、Al膜232に陽極酸化装置のプロープPを接触させて、電、Al膜232の表面に薄いバリア型アルミナ膜（図示せず）を形成した。この陽極酸化工程はレジストマスク233の密着性を向上するためである。条件は、電解溶液に電解溶液に3%の酒石酸を含むエチレングリコール溶液を用い、電解溶液温度30℃、到達電圧10V、電圧印可時間15分、供給電流10mA/1基板とした。そして、レジストマスク233を形成する。（図8（B））

【0088】図14に、陽極酸化装置の概略図を示す。陽極酸化装置は電源251、電解溶液253を入れるための電解溶液槽252を備え、陰極（白金）254と陽

10

20

30

40

50

極となる基板 200 が電源 251 に接続されている。基板 200、陰極 254 とともに電解溶液 253 に浸される。基板 200 では装置のプローブ P が A1 膜 232 に接触される。

【0089】図示しないアルミナ膜をクロム混酸でエッチングし、次にアルミ混酸でアルミニウム膜をエッチングして、第 2 の配線層としてアルミニウム層 (A1 層) 209 を形成した。A1 層 209 はゲート配線 204 の上層を構成するものである。なお、図 8 では向かって左側の A1 層 209 と右側の A1 層 209 とが分断して記載されているが、実際には図 5 に示した様に一体である。向かって左側の A1 層 209 は最終的には活性層 201 と重なって TFT のゲート電極として機能する。また、向かって右側の A1 層 209 は後に外部端子と接続するためのコンタクト部となる。

【0090】図 10 に図 8 (C) の状態の TFT の断面図と平面図を示す。図 10 (A) は平面図である。図 10 (B) は図 10 (A) の X-X' で切った TFT のチャネル長方向の断面図である。図 10 (C) は図 10 (A) の Y-Y' 平面で切った断面図であり、チャネル幅方向の TFT の断面図に対応する。また図 10 (A) は図 10 (B) の Y-Y' 平面図で切った平面図である。なお、A1 層 209 の平面形状は実際には、図 5 のゲート配線 204 と相似な形状であるが、矩形状に簡略化した。図 10、図 11 においても、A1 層 209 に関して同様である。

【0091】次に、レジストマスク 233 を残したまま、陽極酸化装置において、プローブ P をタンタル膜 231 に接触させて、陽極酸化を行った。条件は、電解溶液に 3% シュウ酸水溶液 (温度 10℃) を用い、到達電圧 8 V、電圧印可時間 40 分、供給電流 20 mA/1 基板とした。この陽極酸化条件では、A1 層 209 の側面にポーラス状の陽極酸化物膜 234 (以下、ポーラス A.O. 膜 234 と記す) が形成される。A.O. 膜 234 は多孔質アルミナ膜である。(図 8 (D))

【0092】レジストマスク 233 を除去した後、再び図 14 に示した陽極酸化装置において Ta 膜 231 に電圧を印可し、陽極酸化を行った。条件は、電解溶液に電解溶液に 3% の酒石酸を含むエチレングリコール溶液を用い、電解溶液温度 10℃、到達電圧 80 V、電圧印可時間 30 分、供給電流 30 mA/1 基板とした。

【0093】ポーラス A.O. 膜 234 を酒石酸が浸透して、A1 層 209 表面が陽極酸化されて、バリア型の陽極酸化物膜 (バリア A.O. 膜と記す) 211 が形成される。バリア A.O. 膜 211 は無孔質アルミナ膜である。また、Ta 膜 231 においては、露出している部分およびポーラス A.O. 膜 234 が存在している部分も陽極酸化されて、タンタルオキサイド膜 (以下 TaOx 膜と記す) 210 に変成される。残存したタンタル層 (Ta 層) 208 が第 1 の配線層として画定する。なお、TaOx 膜

210 は Ta 膜 231 よりも厚くなるが、簡単化のため、図 8 中では同じ厚さに図示した。(図 8 (E))

【0094】図 11 に図 8 (E) の状態の TFT の断面図と平面図を示す。図 11 (B) は図 11 (A) の X-X' で切った TFT のチャネル長方向の断面図である。図 11 (C) は図 11 (A) の Y-Y' 平面で切った断面図であり、チャネル幅方向の TFT の断面図に対応する。また図 11 (A) は図 11 (B) の Y-Y' 平面図で切った平面図である。図 11 に示すように、バリア A.O. 膜 211 側面から突出しているポーラス A.O. 膜 234 の膜厚 t_p 及びバリア A.O. 膜 211 の膜厚 t_b は A1 層 209 周囲で全て均一になる。

【0095】A.O. 膜 211、234 をマスクとして、TaOx 膜 210 と絶縁膜 207 をエッチングする。エッチングは CHF₃ ガスを用いたドライエッチング法により行う。(図 8 (F))

【0096】アルミ混酸によって、ポーラス A.O. 膜 234 をエッチングによって除去する。この工程によって、Ta 層 208 と A1 層 209 が積層したゲート配線が 204 が完成する。(図 9 (A))

【0097】また、ゲート配線 204 の側面全ては TaOx 膜 210、バリア A.O. 膜 209 で被覆された構造となっている。TaOx 膜 210 はバリア A.O. 膜 209 側面よりも外側に延びている。

【0098】図 12 に図 9 (A) の状態の TFT の断面図と平面図を示す。図 12 (A) は平面図である。図 12 (B) は図 12 (A) の X-X' で切った TFT のチャネル長方向の断面図である。図 12 (C) は図 12 (A) の Y-Y' 平面で切った断面図であり、チャネル幅方向の TFT の断面図に対応する。また図 12 (A) は図 12 (B) の Y-Y' 平面図で切った平面図である。図 12 に示すように、バリア A.O. 膜 211 側面から延びている TaOx 膜 210 の長さは膜厚 t_p に対応し、A1 層 209 周囲全てで均一になる。

【0099】また、上述したように TaOx 膜 210 の膜厚は図 7 参照すると、少なくとも活性層 201 もしくは島状のゲート絶縁膜上において、領域 261 で示す A.O. 膜 236 下部では、Ta 膜 231 に向ってその膜厚 t_2 は薄くなる。そして、TaOx 膜 210 の A.O. 膜 211 外側に延びた部分は、ポーラス A.O. 膜 234 の下部に存在した領域である。よって、A.O. 膜 211 の外側では、TaOx 膜厚は外側に向って徐々に大きくなり、262 で示す部分でその膜厚 t_2 が最大になる。更に部分 262 から外側に向って膜厚が徐々に薄くなって、領域 263 において膜厚 t_3 がほぼ一定になる。

【0100】また、本実施例では Ta 層 208 と TaOx 膜 210 との界面が、A1 層 208 とバリア A.O. 膜 211 の界面よりも外側にあることで、上述したように、A1 層 208 から A1 が拡散することを防止する作用が非常に高い。

【0101】またTaOx膜210とはバリアA.0.膜211は同じ陽極酸化工程で形成されるため、TaOx膜210はバリアA.0.膜211を押上げるように形成されている。そのため、バリアA.0.膜211とA1層208の界面端部はTaOx膜210によって塞がれた状態となり、またバリアA.0.膜211をA1層209に押しつける状態ともなっていると考えられる。よって、A1層209からA1が拡散するのを防ぐ効果が非常に高い。

【0102】次に、一導電性を付与する不純物イオンを活性層201に添加する。Nチャネル型TFETを作製するにはリン又は砒素を添加し、Pチャネル型TFETを作製するにはボロン又はガリウムを添加する。これら不純物イオンの添加はイオンインプランテーション法、プラズマドーピング法、レーザードーピング法のいずれかの手段を用いれば良い。また、CMOS回路を構成する場合にはレジストマスクを利用して不純物イオンを打ち分ければ良い。

【0103】この工程は加速電圧を2度に分けて行う。1度目は加速電圧を80keV程度と高めに設定し、2度目は加速電圧を30keV程度と低めに設定する。こうすることで、1度目はTaOx膜308と絶縁膜207の下にも不純物イオンが添加され、2度目はTaOx膜210と絶縁膜207とがマスクとなって、その下には不純物イオンが添加されない。

【0104】この様な不純物イオンの添加工程により、TFETのチャネル形成領域、ソース領域222、ドレイン領域223、低濃度不純物領域(LDD領域)224、225が自己整合的に形成される。領域221は不純物が添加されなかった領域であって、チャネル形成領域およびオフセット領域形成される。なお、各不純物領域に添加される不純物イオンの濃度は実施者が適宜設定すれば良い。(図7、図9(B))

【0105】図7を参照すると、活性層201においてドレイン領域223(ソース領域222)は、絶縁膜207及びTaOx膜210双方が存在していない領域に形成される。低濃度不純物領域225(224)は、A.0.膜211の外側にあって、絶縁膜207及びTaOx膜210がその上部に存在する領域に形成される。チャネル形成領域221はバリアA.0.膜211がその上部に存在する領域に形成される。

【0106】チャネル形成領域221において、ゲート電極によって直接に電界が印加される実効的なチャネル形成領域はTa層208が存在する領域221aである。ゲート絶縁膜207を介してA.0.膜211及びTaOx膜210が存在する領域221bはゲート電極から印加される電界が小さい。そのため、領域221bの長さが広ければ実質的にオフセット領域として機能し、実質的なチャネル形成領域は領域221aのみとなる。

【0107】領域221bの長さはTaOx膜210がバリアA.0.膜211の下部に侵入している長さに対応す

るため、その長さの制御は、図8(E)に示す陽極酸化工程で決定される。即ち、バリアA.0.膜211の膜厚で決定される。

【0108】ただし、領域221bの長さが小さいと、領域221bにも不純物が回り込み、低濃度不純物として機能することとなる。およそバリアA.0.膜が200nm以上あればドーピング時のマスクとして機能するため、領域221bをオフセット領域として機能させることができる。

【0109】なお、領域221bをオフセット領域として機能させる場合には、オン電流の低減が問題となる。そのため、ゲート電極の駆動電圧10~50V程度のTFETには、領域221bをオフセット領域として、主にオフ電流値を下げることを優先すればよい。他方、駆動電圧1.5~5V程度の低電圧の場合には、領域bの長さを短くして、低濃度不純物領域(LDD)として機能させ、オン電流値を上げることを優先するとよい。

【0110】なお、低濃度不純物領域(LDD領域)224、225は、絶縁膜207とTaOx膜210を通過させて不純物を添加して形成されるため、TaOx膜210があまり厚いとスループットを低下させてしまう。また、低濃度不純物領域(LDD領域)224、225の不純物濃度が小さくなって所望の抵抗値を得ることができない場合も生ずる。

【0111】絶縁膜207が50~100nm程度の厚さであるため、TaOx膜210は厚くとも100nmが限度である。Ta膜231は酸化されると約2~4倍の厚さになることから、初期のTa膜231の膜厚は50nm以下とすることが好ましい。

【0112】不純物イオンの添加工程が終了したら、ファーストアニール、ランプアニール、レーザーアニール又はそれらを併用して熱処理を行い、添加された不純物イオンの活性化を行う。なお、アルミナ膜211の側面から突出しているタンタルオキサイド210膜にタンタル層が残存した場合には、低濃度不純物領域224、225にゲート配線によって電圧が印可されてしまうため、不都合である。そのため、添加工程終了後、400~600℃程度の温度で熱酸化して、残存したタンタル層を酸化してしまうとよい。

【0113】次に、酸化シリコン膜でなる層間絶縁膜212を1μmの厚さに形成する。次いで、層間絶縁膜212をパターニングしてコンタクトホールを形成する。これらコンタクトホール236~238の形成は次の様にして行う。

【0114】まず、橋本化成株式会社製のLAL500と呼ばれるエッチャントを用いて層間絶縁膜212をエッチングする。LAL500はフッ化アンモニウムとフッ化水素酸と水とを混合したバッファードフッ酸に数%の界面活性剤を添加したエッチャントである。勿論、他のバッファードフッ酸でも良い。

【0115】ここで用いるバッファードフッ酸は酸化シリコン膜を比較的に速い速度でエッチングできることが好ましい。層間絶縁膜212は1 μ mと厚いのでエッチングレートの速い方がスループットの向上につながる。

【0116】こうして層間絶縁膜212をエッチングした時点では、TF T部ではソース領域222、ドレイン領域223が露出して、コンタクトホール236、237が完成する。ゲートコンタクト部ではバリアA.O.膜211が露出している。次にフッ化アンモニウムとフッ化水素酸と水とを2:3:150(体積%)で混合した薄

いバッファードフッ酸を用いてエッチングを進行させる。
【0117】このバッファードフッ酸ではシリコン膜、即ちソース領域222及びドレイン領域223は殆どエッチングされない。しかし、ゲートコンタクト部のバリアA.O.膜211はエッチングされ、その下のA1層209もエッチングされる。最終的には、Ta層208までエッチングが到達した時点でエッチングが止まり、コンタクトホール238が形成される。(図9(C))

【0118】こうして図9(E)の状態が得られたら、導電膜でなるソース配線214、ドレイン配線215を形成し、同一材料でゲート配線204と電気的に接続される取り出し配線213を形成する。(図9(D))

【0119】本実施例では、ソース配線214、ドレイン配線215及び取り出し配線213を構成する導電膜として、チタン/アルミニウム合金/チタンからなる3層構造の配線を利用する。こうすることで、反応性の高いアルミニウム膜をチタンで保護しつつ、低抵抗な配線を実現することができる。勿論、本実施例に適用しうる導電膜はこれに限定されるものではない。

【0120】本実施例の構成では、コンタクトホール238を形成する際にTa層208がエッチングストッパーとして機能するのでプロセスの制御性及びマージンが大幅に改善される。

【0121】即ち、従来問題となっていたオーバーエッチングの如きコンタクト不良を防ぐことができる。また、クロム混酸の様に工業上の取扱いが困難なエッチャントを必要とせず、容易に管理できるバッファードフッ酸を使えるので、経済的である。

【0122】図13は、図9(D)の活性層201をチャネル幅方向(チャネル長と直交する方向)で切った図に対応する。また、図13にはゲートコンタクト部の断面部分を同時に図してある。

【0123】従来、多層配線において、層間絶縁膜212表面には、下部構造を反映した段差が生ずる。配線213はこのような段差部分に形成されることとなり、従来、段差部での配線の分断が問題となっている。特にゲート配線とゲート絶縁膜による段差で、配線の分断が多く発生している。本実施例では、ゲート絶縁膜207表面周囲にTaOx膜210が形成されているため、ゲ

ト配線204とゲート絶縁膜207との高さの差が緩和されるため、特にゲート配線とゲート絶縁膜による段差240で、配線213が分断しにくくなる。

【0124】[実施例2] 実施例1では、図9(C)に示すように、コンタクトホール238を形成する際にタンタル層(Ta層)208をエッチングストッパーとして用いた例を示したが、本実施例では、エッチングストッパーとして窒化タンタル層(以下、Ta_yN層と表記する)を用いた例を示す。なお、本明細書において、Ta_yNとは窒素を含有するタンタルのことをいい、その組成はTa_yN(y>1)とする。

【0125】実施例1のTa層は、図9(C)に示すエッチングストッパーとしての機能だけでなく、図9(D)に示すように、ゲート配線と取り出し配線との間でコンタクト不良の発生を防ぐ機能も有している。それは、取り出し配線213とゲート配線の一部であるTa層208との間で良好なオーミック接触がとれるためである。ところで、このTa層をTa_yN層とすると、更に良好なオーミック接触がとれることが確認されている。

【0126】Ta_yN層の方が良好なオーミック接触がとれる理由は、Ta_yN層はy>1ならばコンタクトをとるために十分な抵抗を有しており、更にTa層に比較してTa_yN層が自然酸化されにくいいため、コンタクトホールを形成する際にTa_yN層の表面に自然酸化膜が形成されないためと考えられる。

【0127】また、Ta_yN層の方が良好なオーミック接触がとれる理由は、Ta_yNはTaよりも低抵抗で安定な結晶構造を取り得るためとも考えられる。Taの結晶構造は、低抵抗で安定な立方晶(α -Ta)と、高抵抗で準安定な正方晶(β -Ta)の2つが知られている。一般に、室温において膜厚1 μ m以下では β -Taが優先的に成長し、低抵抗で安定な α -Taは成長しない。 α -Taを成長させるために種類の検討がなされており、Ta膜成膜時に窒素を添加することもその1つである。このようにして得たTa_yNは立方晶で安定するため α -Taとの結晶構造の類似性が高いことが知られている。

【0128】本実施例のTF Tの作製工程は、図8(B)において、Ta膜231をTa_yN膜としたこと以外は図8、図9に示す実施例1の作製工程と同じである。以下、Ta_yN膜の成膜条件の一例を示すが、本願発明はこの成膜条件に限定されるものではない。Ta_yN膜の成膜は、Taをターゲットとし、背圧4.0 \times 10⁻⁴Pa、スパッタ圧4.0 \times 10⁻¹Pa、スパッタ電流4A、プレスパッタ時間5分間、アルゴンガス流量50sccm、窒素ガス流量2sccmとして行い、20nmの膜厚のTa_yN膜を成膜した。本実施例と同じ成膜条件で得た膜厚200nmのTa_yN膜の抵抗率は30~50 $\mu\Omega$ cmであり、抵抗率から算出したシート抵

抗値は20nmのとき、15~25Ω/□であった。この抵抗率の値は窒素ガスの流量を変化させること等によってコントロールできるので、実施者が適宜設定すればよい。また、Ta_yN膜の膜厚は1~50nm（好ましくは5~30nm、さらに好ましくは5~20nm）の範囲から選択することが好ましく、本実施例に限定されるものではない。

【0129】また、Ta_yNの酸化物膜はTaの酸化物膜と同じ工程で同じように形成されるため、本実施例のTF_Tは、実施例1のTaの酸化物膜と同様の特徴を有するTa_yNの酸化物膜を有する。従って、Ta_yN膜を用いると、実施例1のTa膜を用いた場合と同様の、例えば、A1が拡散するのを防ぐ効果が非常に高く、陽極酸化用の電圧供給線が不要なTF_Tを得ることができる。

【0130】本実施例の半導体装置を図7等を用いて説明する。ただし、本実施例は図7に限定されるものではない。

【0131】本実施例の半導体装置は、図7に示すように、Ta_yN層208上に、A1層209を積層した積層構造を有する配線を備えた半導体装置であって、前記配線は、前記Ta_yN層208の側面に接して形成された前記Ta_yNの酸化物膜210と、前記A1層209の側面に接して形成された前記A1層の酸化物膜211と、を有することを特徴とする。

【0132】本実施例において、前記Ta_yN層の側面とは、領域261におけるTa_yN層208とTa_yNの酸化物膜210との境界面のことであり、A1層の側面とは、領域261におけるA1層209とA1の酸化物膜210との境界面のことである。

【0133】また、本実施例の半導体装置は、図7に示すように、Ta_yN層208上に、A1層209を積層した積層構造を有する配線を備えた半導体装置であって、前記配線は、Ta_yN層を酸化して形成されたTa_yNの酸化物膜210と、A1層を酸化して形成されたA1の酸化物膜211と、を有し、前記第A1層209の下部は、前記Ta_yN層208のみに接し、前記A1の酸化物膜211の下部は、Ta_yN層208及びTa_yNの酸化物膜210とに接し、ていることを特徴とする。

【0134】本実施例において、A1の酸化物膜の下部とは、領域261においてA1の酸化物膜211がTa_yN層208及びTa_yNの酸化物膜210と接している部分である。

【0135】また、本実施例の半導体装置は、図7に示すように、Ta_yN層208上に、A1層209を積層した積層構造を有する配線を備えた半導体装置であって、前記配線は、Ta_yN層を酸化して形成されたTa_yNの酸化物膜210と、A1層を酸化して形成されたA1の酸化物膜211と、を有し、A1層209とA1

の酸化物膜211との界面は、Ta_yN層208とTa_yNの酸化物膜210との界面よりも内側にあることを特徴とする。

【0136】本実施例において、A1層とA1の酸化物膜との界面とは、領域261におけるA1層209とA1の酸化物膜210との境界面のことであり、Ta_yN層とTa_yNの酸化物膜との界面とは、領域261におけるTa_yN層208とTa_yNの酸化物膜210との境界面のことである。

10 【0137】また、本実施例の半導体装置は、図7に示すように、Ta_yNの酸化物膜210において、A1の酸化物膜211下部に存在する部分は外側に向って膜厚が徐々に増加していることを特徴とする。

【0138】本実施例において、外側とは、Ta_yN層208から、Ta_yNの酸化物膜210に向かう方向を基準としている。

20 【0139】また、本実施例の半導体装置は、図7に示すように、Ta_yNの酸化物膜210は、A1の酸化物膜211側面よりも外側に延びていることを特徴とする。

【0140】また、本実施例の半導体装置は、図7に示すように、Ta_yNの酸化物膜210は、A1の酸化物膜211側面よりも外側に延びており、Ta_yNの酸化物膜210の厚さは、A1の酸化物膜211の下部（例えばt21）と、A1の酸化物膜211側面よりも外側（例えばt22）とで異なることを特徴とする。

30 【0141】また、本実施例の半導体装置は、図7に示すように、Ta_yNの酸化物膜210は、A1の酸化物膜211側面よりも外側に延びており、Ta_yNの酸化物膜210は、A1の酸化物膜211側面よりも外側で、膜厚が最大になる部分262を有することを特徴とする。

【0142】また、本実施例の半導体装置は、図7に示すように、Ta_yNの酸化物膜210は、前記膜厚が最大になる部分262よりも外側に、膜厚がほぼ均一になる領域263を有することを特徴とする。

40 【0143】また、本実施例の半導体装置は、図7に示すように、Ta_yNの酸化物膜210は、A1の酸化物膜211側面よりも外側に延びており、Ta_yN層208上に、A1層209を積層した積層構造を有する配線は、少なくとも1つの絶縁ゲート型トランジスタの活性層と重なっており、1つの活性層上において、Ta_yNの酸化物膜210は、A1の酸化物膜211側面よりも外側で膜厚が最大になる部分262を有することを特徴とする。

【0144】また、本実施例の半導体装置は、図7に示すように、Ta_yNの酸化物膜は、A1の酸化物膜側面よりも外側に延びており、Ta_yN層208上に、A1層209を積層した積層構造を有する配線は、少なくとも1つの絶縁ゲート型トランジスタの活性層と重なって

おり、1つの活性層上において、Ta、Nの酸化物膜210は、Alの酸化物膜211側面よりも外側に膜厚が最大になる部分262を有し、前記膜厚が最大になる部分よりも外側に膜厚がほぼ均一になる領域263を有することを特徴とする。

【0145】また、本実施例の半導体装置は、図7に示すように、Ta、Nの酸化物膜の膜厚が最大になる部分262の膜厚は、Al層208の膜厚の2~4倍であることを特徴とする。

【0146】また、本実施例の半導体装置は、図7に示すように、Ta、Nの酸化物膜の膜厚がほぼ均一になる領域263の膜厚は、Al層208の膜厚の2~4倍であることを特徴とする。

【0147】また、本実施例の半導体装置は、図7に示すように、Ta、N層208上に、Al層209を積層した積層構造を有する配線は、島状絶縁膜207上に形成され、Ta、Nの酸化物膜210側面は前記島状絶縁膜207の側面にほぼ一致することを特徴とする。

【0148】また、本実施例の半導体装置は、図7に示すように、Ta、N層208上に、Al層209を積層した積層構造を有するゲート配線を有する絶縁ゲート型トランジスタを複数有する半導体装置であって、前記ゲート配線は、Ta、N層を酸化して形成されたTa、Nの酸化物膜210と、Al層を酸化して形成されたAlの酸化物膜211と、を有し、Ta、Nの酸化物膜210はAlの酸化物膜211側面よりも外側に延びており、Al層209とAlの酸化物膜211との界面は、Ta、N層209とTa、Nの酸化物膜210との界面よりも内側にあることを特徴とする。

【0149】また、本実施例の半導体装置は、図7に示すように、トランジスタの1つの活性層において、ゲート絶縁膜207を介して活性層の上部にTa、Nの酸化物膜210だけが存在する領域には低濃度不純物領域225が形成されていることを特徴とする。

【0150】また、本実施例の半導体装置は、図12(C)に示すように、ゲート配線は、少なくともトランジスタの活性層の1つと重なり、当該活性層に対して、そのチャネル幅方向にTa、Nの酸化物膜210はAlの酸化物膜211よりも外側に延びていることを特徴とする。

【0151】また、本実施例の半導体装置は、図6(A)に示すように、Ta、N層209上に、Al層210を積層した積層構造を有するゲート配線と、絶縁膜を挟んでゲート配線よりも上層に形成された取り出し配線213と、ゲート配線と取り出し配線213とを電気的に接続するためのコンタクトホールと、からなるコンタクト構造を構成に含む半導体装置であって、ゲート配線は、Ta、N層を酸化して形成されたTa、Nの酸化物膜210と、Al層を酸化して形成されたAlの酸化物膜211と、を有し、前記コンタクトホールはAl層

209を貫通して形成され、取り出し配線213は、コンタクトホールにおいてTa、N層208と接していることを特徴とする。

【0152】また、本実施例の半導体装置は、Ta、Nの酸化物膜はTa、N層を陽極酸化することにより形成され、Alの酸化物膜はAl層を陽極酸化することにより形成され、たことを特徴とする。

【0153】また、本実施例の半導体装置は、Ta、N層とAl層は、陽極酸化速度が異なることを特徴とする。

【0154】また、本実施例の半導体装置は、Ta、Nの酸化物膜210とAlの酸化物膜211は、同じ陽極酸化工程で形成されたことを特徴とする。

【0155】また、本実施例の半導体装置は、Ta、N層の膜厚は1~50nmであることを特徴とする。

【0156】また、本実施例の半導体装置は、前記Al層は、アルミニウムまたはアルミニウムを主成分とする材料であることを特徴とする。

【0157】また、本実施例の半導体装置は、前記窒化タンタル層は、窒素を含有するタンタル層であることを特徴とする。

【0158】また、本実施例の半導体装置は、前記窒化タンタル層の組成は、Ta、N(y>1)であることを特徴とする。

【0159】また、本実施例の半導体装置は、表示装置、イメージセンサ、演算集積回路、高周波モジュールのいずれかであることを特徴とする。

【0160】また、本実施例の半導体装置は、前記表示装置を備えた、ビデオカメラ、スチルカメラ、プロジェクター、プロジェクションTV、ヘッドマウントディスプレイ、カーナビゲーション、パーソナルコンピュータ、携帯情報端末機器のいずれかであることを特徴とする。

【0161】本実施例では、エッチングストッパーとしてTa、N層単層を用いたが、Ta、N層とTa層を積層しても同様の効果が得られる。すなわち、Ta、N/Ta層、Ta層/Ta、N層、もしくはTa層/Ta、N層/Ta層の積層構造とすることも可能である。

【0162】本実施例の構成とすることにより、ゲート電極やゲート配線を構成する材料が拡散することを防止することができる。また、陽極酸化用の電圧供給配線を形成せずに、配線を陽極酸化することが可能になるため、電圧供給配線を形成するスペースや、電圧供給配線を分断するためのエッチングマージンなどを考慮せずに回路設計が可能になる。よって、回路の高集積化や基板面積の縮小化が促進される。

【0163】また、ゲート配線と取り出し配線の間で良好なオーミック接触をとることができる。また、オーバーエッチングの如きコンタクト不良を防ぐことができる。また、クロム混酸の様に工業上の取扱いが困難なエ

ッチャントを必要とせず、容易に管理できるバッファードフッ酸を使えるので、経済的である。

【0164】〔実施例3〕 本発明の構成は、TFTに限らずシリコン基板を利用して形成されたMOSFETに対しても適用することが可能である。本発明をMOSFETに適用した場合の例を図15に示す。

【0165】図15において、301はシリコン基板、302はフィールド酸化膜、303はソース領域、304はドレイン領域、305は一对のLDD領域である。なお、それ以外の構造については、実施例1で説明した構造とほぼ同じであるので説明は省略する。また、MOSFETをウェル構造の内部に作製する様な構造としても良い。

【0166】この様に、本発明はTFTに対してもMOSFETに対しても適用することができる。また、TFTやMOSFETの様な半導体装置だけでなく、陽極酸化膜で保護されたアルミニウム配線と異なる層に形成された導電膜とを電氣的に接続する構造を必要とする場合に対して本発明を適用することは有効である。

【0167】〔実施例4〕 実施例1ではNTFTを作製する場合を例にとって説明したが、本願発明をPTFTに対して適用できることは言うまでもない。なお、簡略にPチャネル型TFT(PTFT)の作製工程及び条件の1例を以下に示す。

【0168】まず、リンイオンを注入したソース及びドレイン領域にP型の導電性を付与する不純物イオン(ボロン)を添加する。ドーピングガスとして、水素で5%に希釈されたジボランを用いる。加速電圧は60~90kV、ドーズ量は $1 \times 10^{13} \sim 8 \times 10^{15} \text{atoms/cm}^2$ とする。なお、ソース及びドレイン領域に注入されたボロンの濃度の最大値からリンイオンの濃度の最大値を引いた濃度が $3 \times 10^{19} \sim 3 \times 10^{21} \text{atoms/cm}^2$ となるようにドーズ量を調節することが重要である。この結果、ソース及びドレイン領域の導電型が反転してP型の不純物領域が形成される。なお、LDD領域の導電型も反転する工程としてもよい。

【0169】また、公知のCMOS技術を用いれば、Nチャネル型TFTとPチャネル型TFTとを相補的に組み合わせたCMOS回路を構成することも容易である。

【0170】本実施例では同一基板上にCMOS回路で構成された駆動回路とNチャネル型TFTで構成された画素マトリクス回路とを形成したアクティブマトリクス基板を作製した例を図16に示す。図16において、Nチャネル型TFT601、Pチャネル型TFT602はCMOS回路603を構成している。前述の様に公知のCMOS技術を用いれば実施例1とほぼ同様の工程で容易に実現できる。

【0171】また、画素マトリクス回路を構成する画素TFT(本実施例ではNTFT)604は実施例1または実施例4で説明した作製工程に多少の工程を足せば実

現できる。

【0172】まず、実施例1または実施例4の工程に従って、Nチャネル型TFT601、Pチャネル型TFT602、画素TFT604を完成する。次に、図16に示す様に第1の平坦化膜610を形成する。本実施例では窒化珪素(50nm)/酸化珪素(25nm)/アクリル(1 μm)の積層構造を第1の平坦化膜610として利用する。

【0173】なお、アクリルやポリイミドといった有機性樹脂膜はスピンコート法で形成する溶液塗布型絶縁膜なので厚い膜を容易に形成できる上、非常に平坦な面を得ることが可能である。そのため、1 μm 程度の膜厚を高いスループットで形成することが可能であり、良好な平坦面が得られる。

【0174】次に、第1の平坦化膜610上に遮光性導電膜でなるブラックマスク611を形成する。また、ブラックマスク611の形成に先立って、第1の平坦化膜610をエッチングして、最下層の窒化珪素膜のみを残した凹部を形成しておく。

【0175】この様にしておくことで、凹部を形成した部分ではドレイン電極とブラックマスクとが窒化珪素膜のみを介して近接し、そこで補助容量612を形成する。窒化珪素は比誘電率が高く、しかも膜厚が薄いので大容量を確保しやすい。

【0176】ブラックマスク611を形成すると同時に補助容量612を形成したら、第2の平坦化膜613を1.5 μm 厚のアクリルで形成する。補助容量612を形成した部分は大きな段差を生じるが、その様な段差も十分に平坦化できる。

【0177】最後に、第1の平坦化膜610及び第2の平坦化膜613にコンタクトホールを形成し、透明導電膜(代表的にはITO)からなる画素電極614を形成する。こうして図16に示すアクティブマトリクス基板が完成する

【0178】なお、画素電極614として反射性の高い導電膜、代表的にはアルミニウムまたはアルミニウムを主成分とする材料を用いれば、反射型AMLCD用のアクティブマトリクス基板を作製することもできる。

【0179】また、図16では画素TFT604のゲート電極をダブルゲート構造としているが、シングルゲート構造でも良いし、トリプルゲート構造等のマルチゲート構造としても構わない。

【0180】また、図16のアクティブマトリクス基板の構造は本実施例の構造に限定されるものではない。本発明の特徴はゲート配線の構成にあるので、それ以外の構成については実施者が適宜決定すれば良い。例えば、TFT601、603、604をボトムゲート型とするのは同業者であれば容易である。

【0181】〔実施例5〕 本実施例では本発明のTFTを用いてAMLCDを構成した例について説明する。

ここで本実施例の AMLCD の外観を図 17 に示す。

【0182】図 17 (A) において、701 はアクティブマトリクス基板であり、画素マトリクス回路 702、ソース側駆動回路 703、ゲート側駆動回路 704 が形成されている。駆動回路は N 型 TFT と P 型 TFT とを相補的に組み合わせた CMOS 回路で構成することが好ましい。また、705 は対向基板である。

【0183】図 17 (A) に示す AMLCD はアクティブマトリクス基板 701 と対向基板 705 とが端面を揃えて貼り合わされている。ただし、ある一部だけは対向基板 705 を取り除き、露出したアクティブマトリクス基板に対して FPC (フレキシブル・プリント・サーキット) 706 を接続してある。この FPC 706 によって外部信号を回路内部へと伝達する。

【0184】また、FPC 706 を取り付けける面を利用して IC チップ 707、708 が取り付けられている。これらの IC チップはビデオ信号の処理回路、タイミングパルス発生回路、 γ 補正回路、メモリ回路、演算回路など、様々な回路をシリコン基板上に形成して構成される。図 17 (A) では 2 個取り付けられているが、1 個でも良いし、さらに複数個であっても良い。

【0185】また、図 17 (B) の様な構成もとりうる。図 17 (B) において図 17 (A) と同一の部分とは同じ符号を付してある。ここでは図 17 (A) で IC チップが行っていた信号処理を、同一基板上に TFT でもって形成されたロジック回路 709 によって行う例を示している。この場合、ロジック回路 709 も駆動回路 703、704 と同様に CMOS 回路を基本として構成される。

【0186】また、本実施例の AMLCD はブラックマスクをアクティブマトリクス基板に設ける構成 (BM on TFT) を採用するが、それに加えて対向側にブラックマスクを設ける構成とすることも可能である。

【0187】また、カラーフィルターを用いてカラー表示を行っても良いし、ECB (電界制御複屈折) モード、GH (ゲストホスト) モードなどで液晶を駆動し、カラーフィルターを用いない構成としても良い。

【0188】また、特開昭 8-15686 号公報に記載された技術の様に、マイクロレンズアレイを用いる構成にしても良い。

【0189】〔実施例 6〕 本発明の構成は、AMLCD 以外にも他の様々な電気光学装置や半導体回路に適用することができる。

【0190】AMLCD 以外の電気光学装置としては EL (エレクトロルミネッセンス) 表示装置やイメージセンサ等を挙げることができる。

【0191】また、半導体回路としては、IC チップで構成されるマイクロプロセッサの様な演算処理回路、携帯機器の入出力信号を扱う高周波モジュール (MMIC など) が挙げられる。

【0192】この様に本発明は絶縁ゲイト型 TFT で構成される回路によって機能する全ての半導体装置に対して適用することが可能である。

【0193】〔実施例 7〕 実施例 5 や実施例 6 に示した AMLCD は、様々な電子機器のディスプレイとして利用される。なお、本実施例に挙げる電子機器とは、アクティブマトリクス型液晶表示装置を搭載した製品と定義する。

【0194】その様な電子機器としては、ビデオカメラ、スチルカメラ、プロジェクター、プロジェクション TV、ヘッドマウントディスプレイ、カーナビゲーション、パーソナルコンピュータ (ノート型を含む)、携帯情報端末 (モバイルコンピュータ、携帯電話等) などが挙げられる。それらの一例を図 18 に示す。

【0195】図 18 (A) は携帯電話であり、本体 2001、音声出力部 2002、音声入力部 2003、表示装置 2004、操作スイッチ 2005、アンテナ 2006 で構成される。本発明は音声出力部 2002、音声入力部 2003、表示装置 2004 等に適用することができる。

【0196】図 18 (B) はビデオカメラであり、本体 2101、表示装置 2102、音声入力部 2103、操作スイッチ 2104、バッテリー 2105、受像部 2106 で構成される。本発明は表示装置 2102、音声入力部 2103、受像部 2106 に適用することができる。

【0197】図 18 (C) はモバイルコンピュータ (モービルコンピュータ) であり、本体 2201、カメラ部 2202、受像部 2203、操作スイッチ 2204、表示装置 2205 で構成される。本発明は受像部 2203、表示装置 2205 等に適用できる。

【0198】図 18 (D) はヘッドマウントディスプレイであり、本体 2301、表示装置 2302、バンド部 2303 で構成される。本発明は表示装置 2302 に適用することができる。

【0199】図 18 (E) はリア型プロジェクターであり、本体 2401、光源 2402、表示装置 2403、偏光ビームスプリッタ 2404、リフレクター 2405、2406、スクリーン 2407 で構成される。本発明は表示装置 2403 に適用することができる。

【0200】図 18 (F) はフロント型プロジェクターであり、本体 2501、光源 2502、表示装置 2503、光学系 2504、スクリーン 2505 で構成される。本発明は表示装置 2503 に適用することができる。

【0201】以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。また、他にも電光掲示盤、宣伝公告用ディスプレイなどにも活用することができる。

【0202】

【発明の効果】本発明では、また、陽極酸化用の電圧供給配線を形成せずに、配線を陽極酸化することが可能になるため、電圧供給配線を形成するスペースや、電圧供給配線を分断するためのエッチングマージンなどを考慮せずに回路設計が可能になる。よって、回路の高集積化や基板面積の縮小化が促進される。

【 0 2 0 3 】

【図面の簡単な説明】

- 【図 1】 配線の作製工程を示す断面図。（実施形態 1）
- 【図 2】 配線の上面図と側面図。（実施形態 1 と従来例）
- 【図 3】 配線の作製工程を示す断面図。（実施形態 2）
- 【図 4】 配線の拡大断面図。（実施形態 2）
- 【図 5】 T F T の上面図。（実施例 1）
- 【図 6】 ゲートコンタクト部と T F T の断面図。（実施例 1）
- 【図 7】 図 6（B）の部分拡大図。（実施例 1）
- 【図 8】 T F T の作製工程を示す断面図。（実施例 1）
- 【図 9】 T F T の作製工程を示す断面図。（実施例 1）
- 【図 1 0】 T F T の作製工程途中の平面図と、断面図（実施例 1）
- 【図 1 1】 T F T の作製工程途中の平面図と、断面図（実施例 1）

【図 1 2】 T F T の作製工程途中の平面図と、断面図（実施例 1）

【図 1 3】 T F T の作製工程途中の平面図と、断面図（実施例 1）

【図 1 4】 陽極酸化装置の模式図。

【図 1 5】 M O S 型トランジスタの断面図。（実施例 3）

【図 1 6】 アクティブマトリクス基板の断面図。（実施例 4）

10 【図 1 7】 A M L C D 基板の斜視図。（実施例 5）

【図 1 8】 半導体装置用いた電子機器の構成図。（実施例 7）

【図 1 9】 陽極酸化工程の実験手順を示すアルミニウムパターンの断面図。

【図 2 0】 図 1 9 の断面構造の部分拡大図。

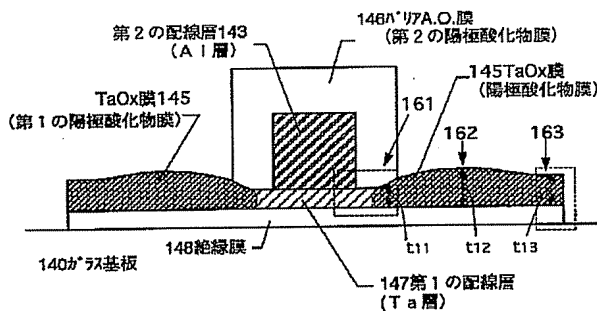
【図 2 1】 図 2 0 の断面構造を観察した S E M 写真。

【図 2 2】 従来の陽極酸化工程を用いた T F T の作製工程を示す断面図。（従来例）

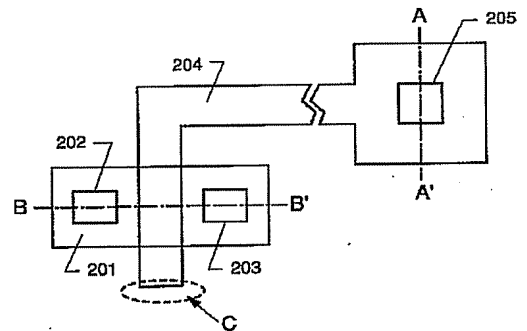
【符号の説明】

- 200 基板
- 201 活性層
- 204 ゲート配線
- 208 タンタル膜（T a 膜）
- 209 アルミニウム膜（A l 膜）
- 210 タンタルオキサイド膜（T a O x 膜）
- 211 バリア型陽極酸化物膜（バリア A. O. 膜）

【図 4】

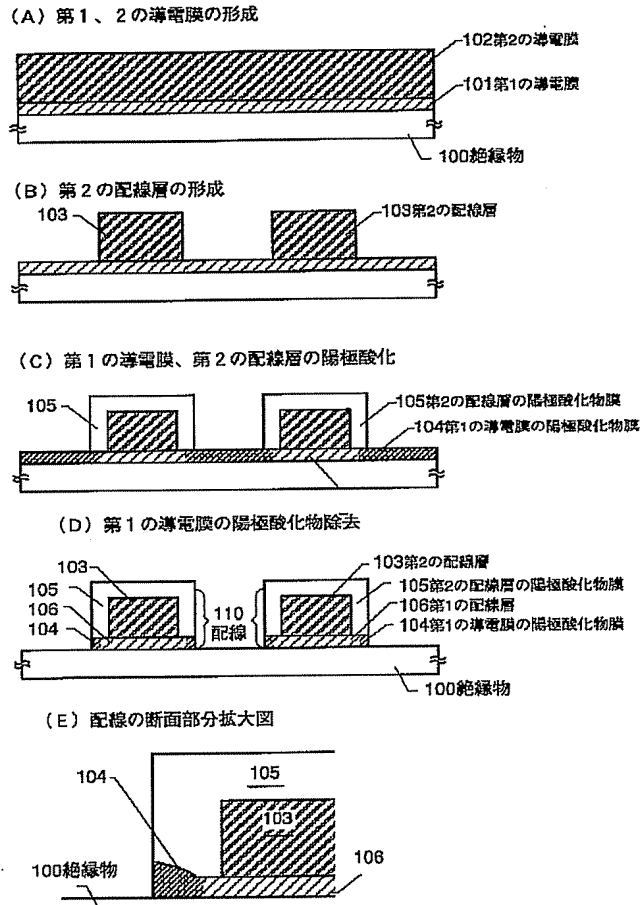


【図 5】

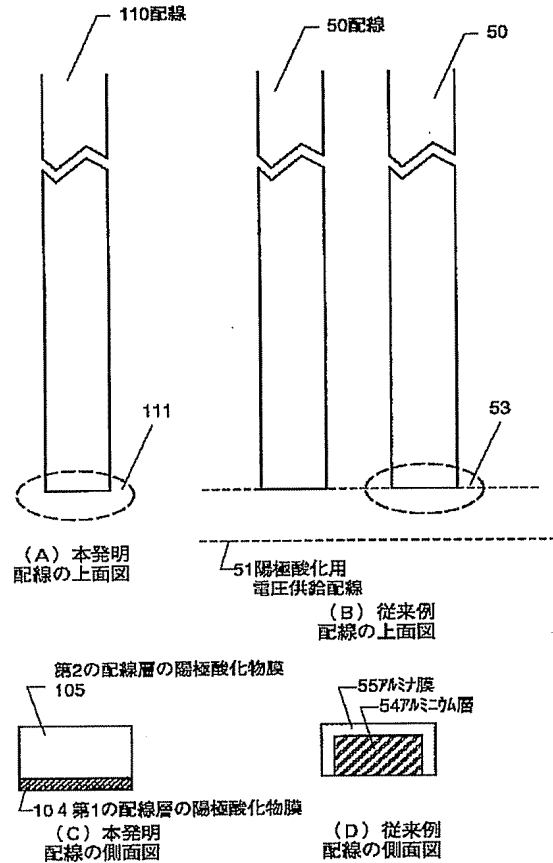


201：活性層 202、203：ソース／ドレインコンタクト部 204：ゲート配線
205：ゲートコンタクト部

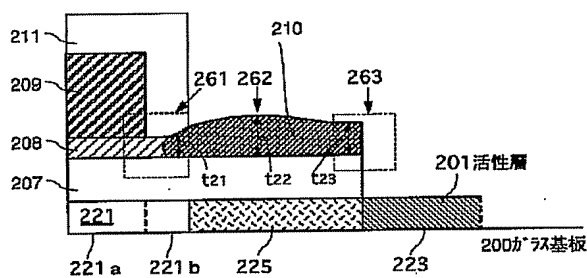
【図 1】



【図 2】



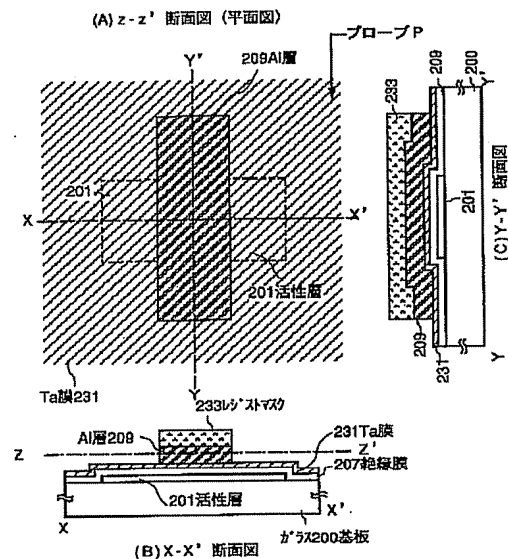
【図 7】



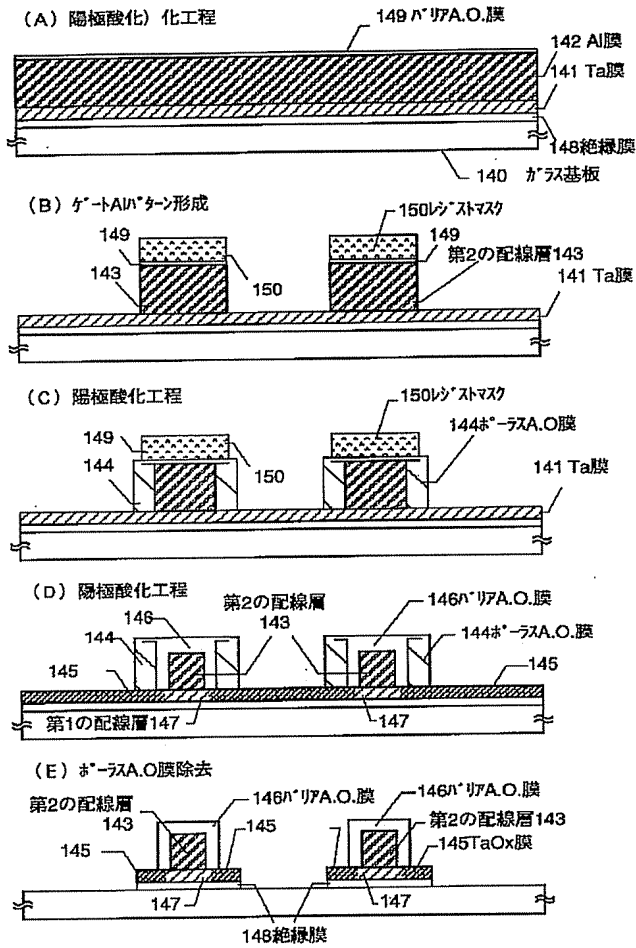
207 ガット絶縁膜
208 Ta 層 (第 1 の配線層)
209 Al 層 (第 2 の配線層)
210 TaO_x 膜 (陽極酸化物膜)
211 Al₂O₃ 膜 (陽極酸化物膜)

221a チャネル形成領域
221b オフセット領域
223 レイン領域
225 低濃度不純物領域

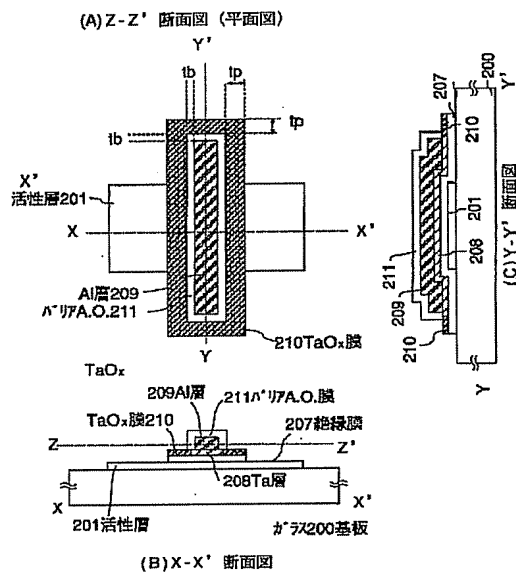
【図 10】



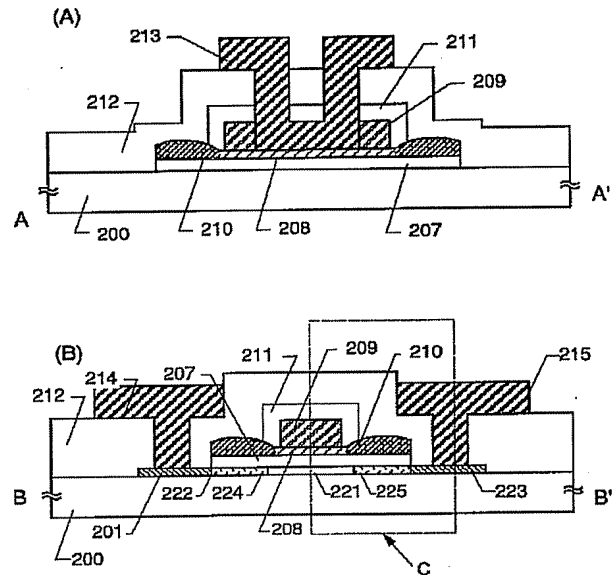
【図 3】



【図 1 2】

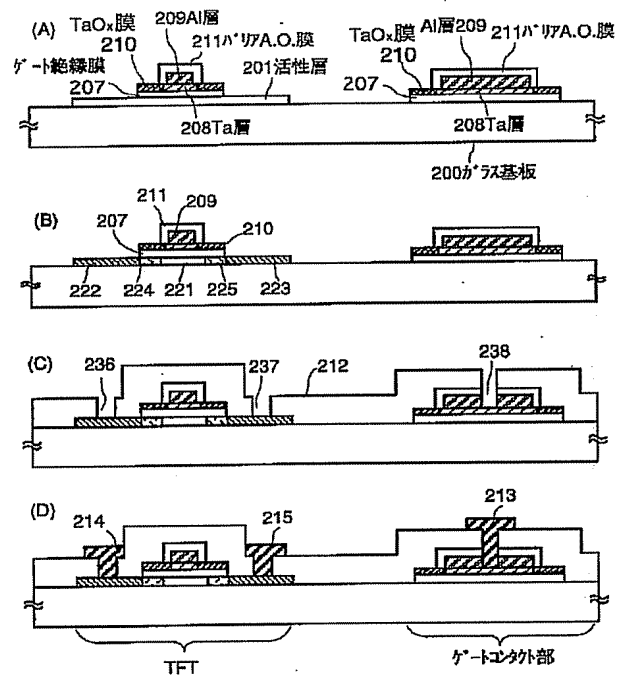


【図 6】

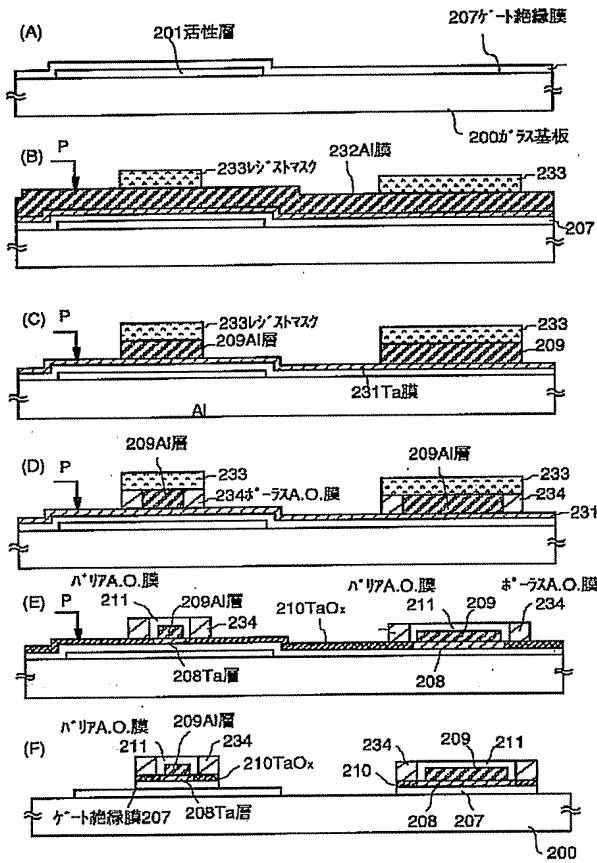


200: 基板 201: 活性層 204: ゲート配線 207: 絶縁膜
 208: Ta層 (第1の配線層) 209: n- γ -SiO₂膜 (第2の配線層)
 210: TaOx膜 (第1の配線層の陽極酸化物膜)
 211: n- γ -SiO₂膜 (第2の配線層の陽極酸化物膜)
 212: 層間絶縁膜 213: 取り出し配線 214: ソース配線 215: ドレイン配線
 221: 形成領域 222: ソース領域 223: ドレイン領域
 224, 225: 低濃度不純物領域

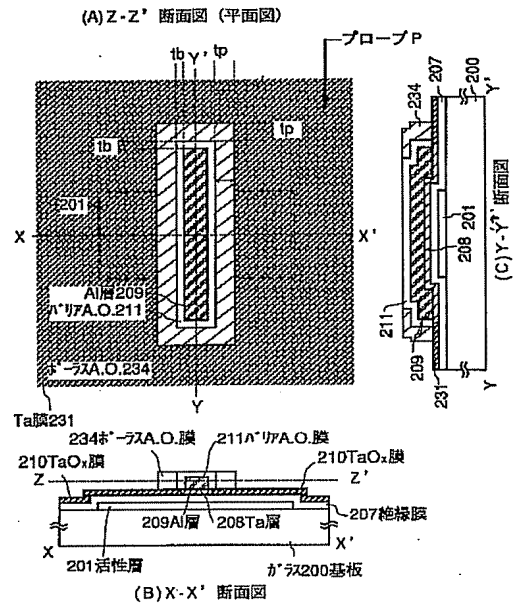
【図 9】



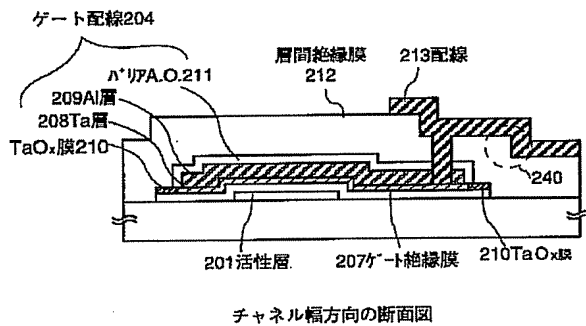
—【圖-8】—



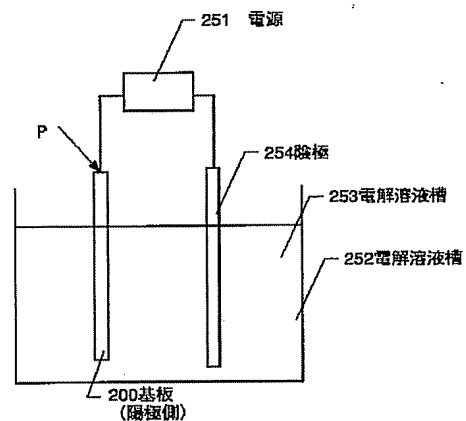
【図 1 1】



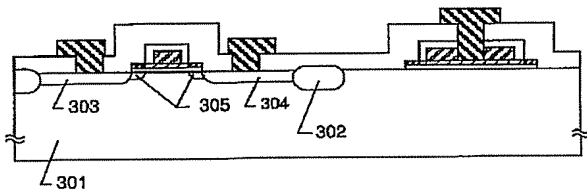
【図 13】



【図 14】

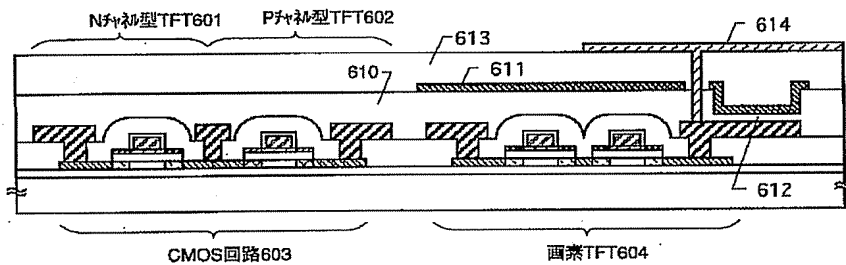


【図 1 5】



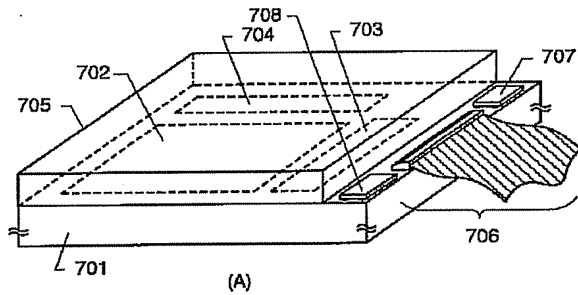
301: シリコン基板 302: フィールド酸化膜 303: ソース領域
304: ドレイン領域 305: LDD領域

【図 1 6】

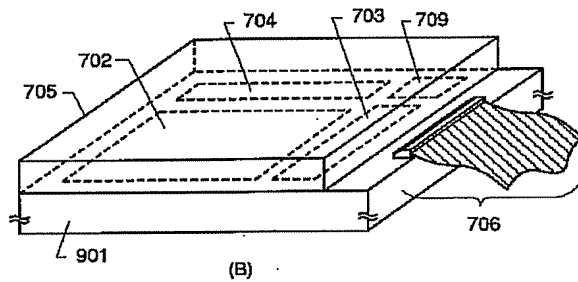


610: 第1の平坦化膜 611: ブラックマスク 612: 補助容量
613: 第2の平坦化膜 614: 画素電極

【図 1 7】



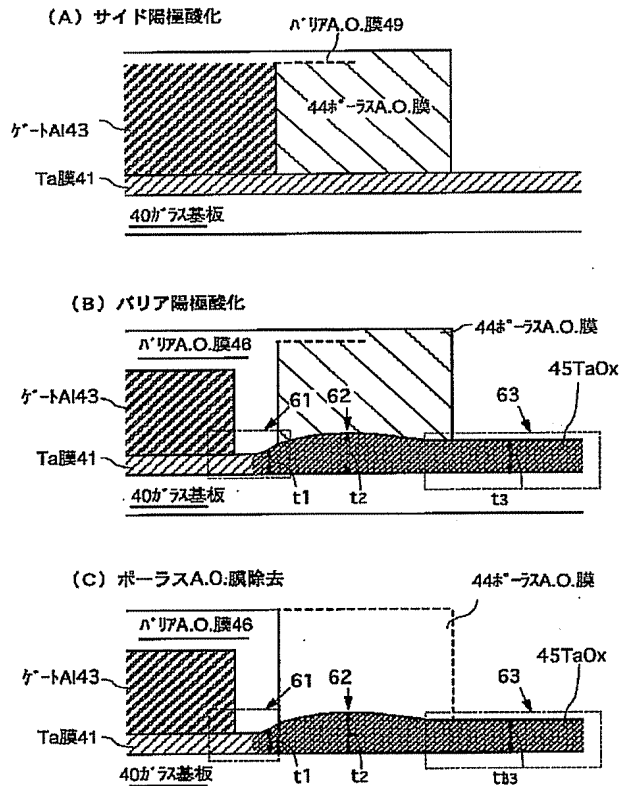
(A)



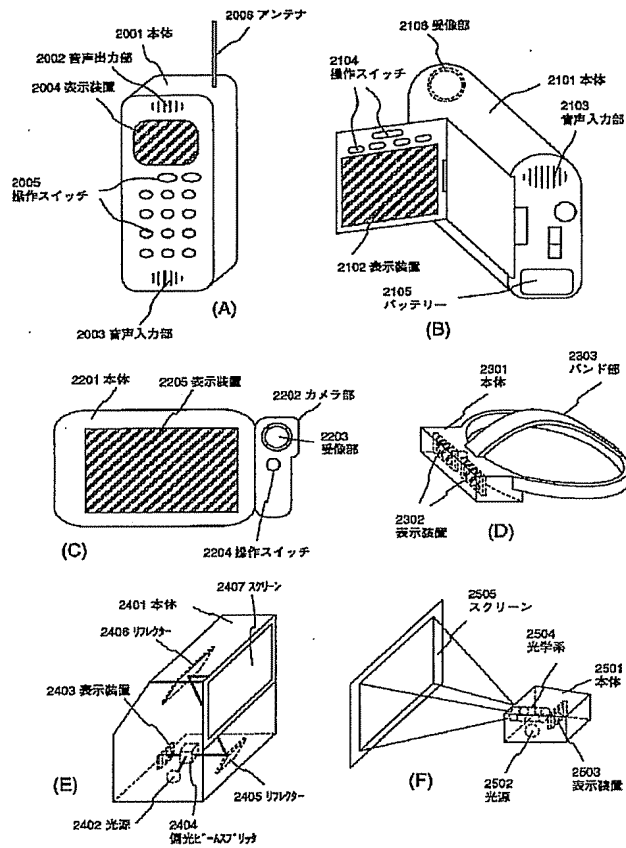
(B)

701: アクティブマトリクス基板 702: 画素マトリクス回路
703: ソース側駆動回路 704: ゲート側駆動回路 705: 対向基板
706: FPC 707, 708: ICチップ 709: ロジック回路

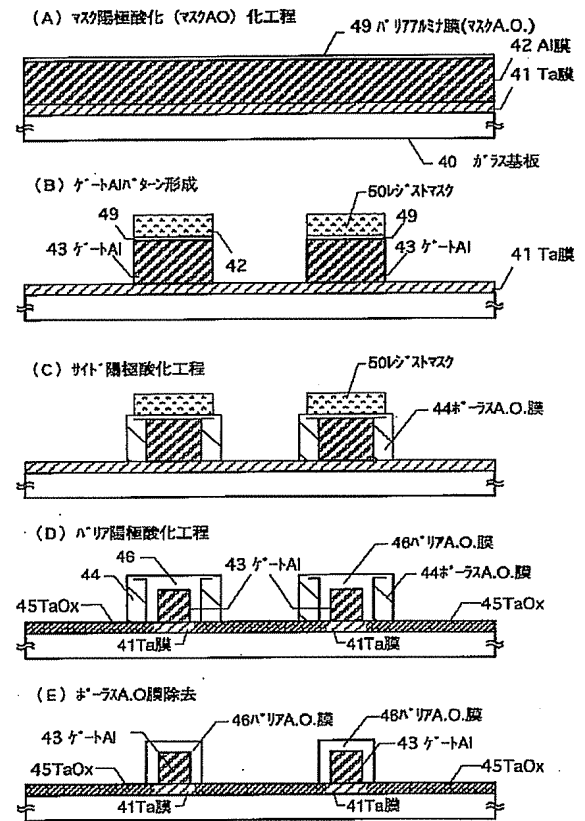
【図 2 0】



【図 18】

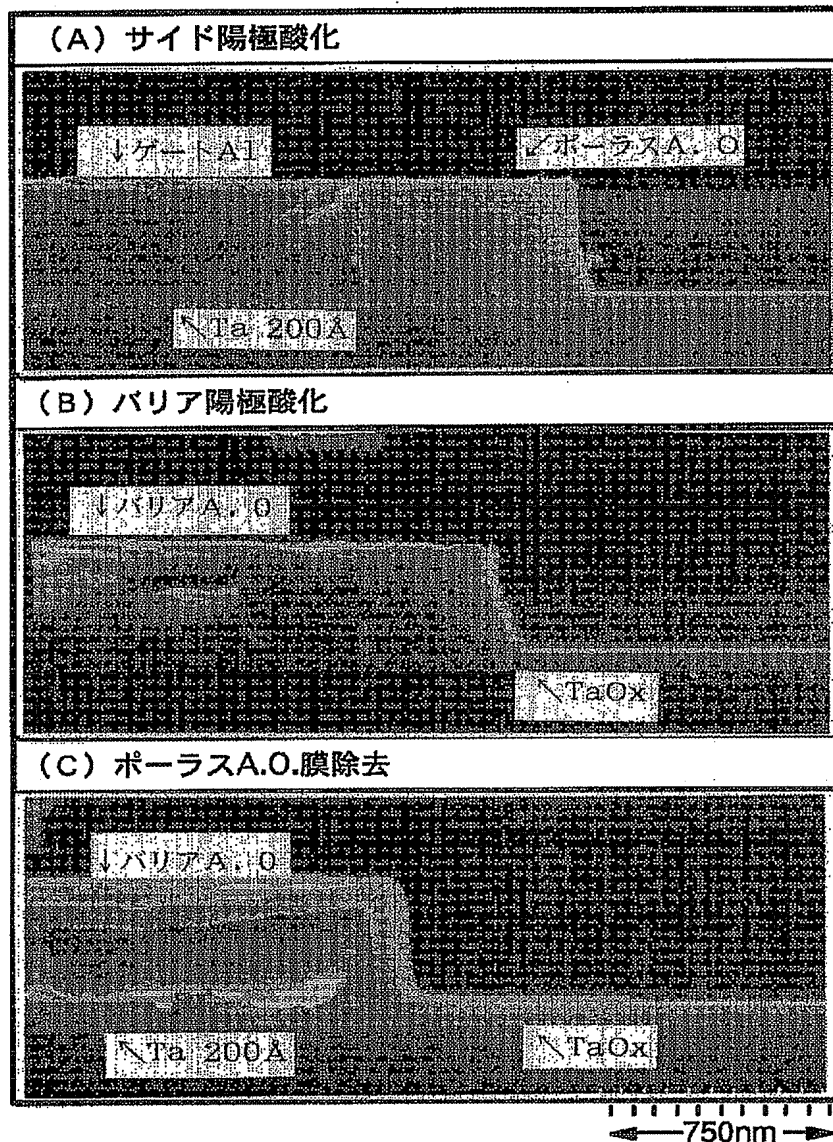


【図 19】



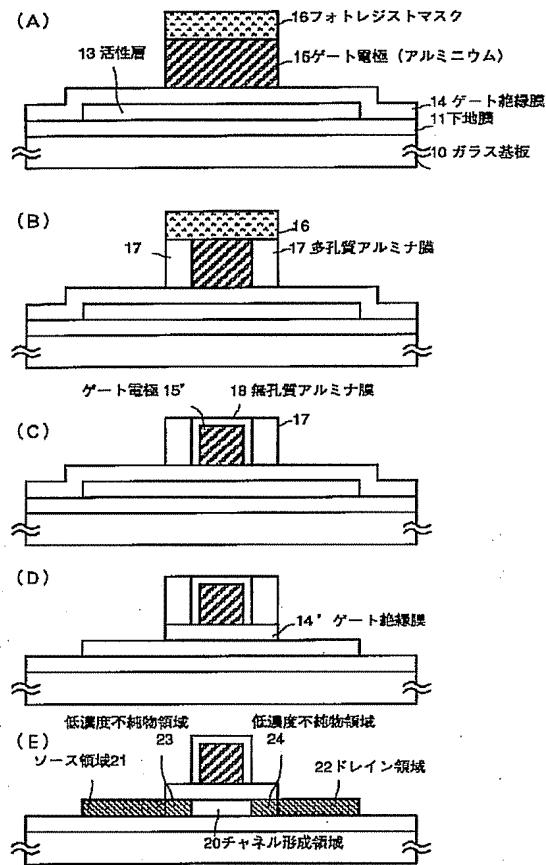
【図 2 1】

図面代用写真



SEM観察写真

【図 2 2】



フロントページの続き

(72) 発明者 中嶋 節男
 神奈川県厚木市長谷398番地 株式会社半
 導体エネルギー研究所内